

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-064780

(43)Date of publication of application : 07.03.1997

(51)Int.Cl. H04B 1/40
 H03D 7/18
 H03F 1/32
 H04B 10/17
 H04B 10/16
 // H03M 1/00

(21)Application number : 07-210870

(71)Applicant : FUJITSU LTD

(22)Date of filing : 18.08.1995

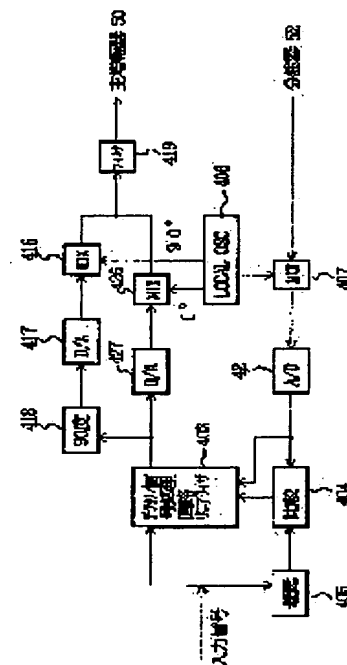
(72)Inventor : TAKANO TAKESHI
 OISHI YASUYUKI
 FUKUDA EISUKE

(54) BASE STATION FOR RADIO COMMUNICATION

(57)Abstract:

PROBLEM TO BE SOLVED: To easily suppress an unwanted side wave band and to contrive the increase of prescribed quantity of handling power by using image rejection type frequency converters for an up-converter and a down-converter when a frequency conversion is required.

SOLUTION: When an image rejection type frequency converter is used, a 90°-phase device 418 is required. This 90°-phase device 418 is constituted of a digital processing circuit, then I and Q signals are passed through D/A converters 417 and 418, respectively to obtain analog signals, and the signals are inputted to image rejection type up-converters 416 and 426. As for the outputs of the image rejection type up-converters 416 and 426, unwanted waves are eliminated by a filter 419 in common and the output is inputted to a power amplifier 50. Thus, since the image rejection type converter is used, an unwanted side band wave is easily suppressed, and handling power is increased by 3dB, the occurrence of distortion is suppressed.



LEGAL STATUS

[Date of request for examination]

11.07.2002

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

3537228

[Date of registration]

26.03.2004

[Number of appeal against examiner's decision of rejection]

*** NOTICES ***

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] A transceiver antenna and the RF power amplifier which amplifies the sending signal emitted from this transceiver antenna, The A/D converter which changes a part of output of a high-frequency power amplifier into a digital signal, The amplitude and phase of this sending signal are amended to the appearance which decreases the difference which is prepared in the input side of this high-frequency power amplifier, measures the digital sending signal inputted and the output of this A/D converter, and is obtained. In the base station for radio which has the linear rise circuit controlled to perform little magnification of distortion It has the image rejection mold frequency up converter prepared between this linear rise circuit and this high-frequency power amplifier. This image rejection mold frequency up converter The first phase shift circuit which carries out the phase shift of the about 90 degrees of the outputs of this linear rise circuit, The first D/A conversion circuit which carries out D/A conversion of the output of this phase shift circuit, The second D/A conversion circuit which carries out direct D/A conversion of the output of this linear rise circuit, The output of the D/A conversion circuit of this first, and the second D/A conversion circuit, respectively I, The base station for radio which considers as Q rectangular cross signal and is characterized by having the first and the second mixing circuit which are mixed with the oscillation signal of a frequency higher than the output of the D/A conversion circuit of this first from which about 90 degrees of phases shifted mutually, and the second D/A conversion circuit.

[Claim 2] A transceiver antenna and the RF power amplifier which amplifies the sending signal emitted from a transceiver antenna, The A/D converter which changes a part of output of a high-frequency power amplifier into a digital signal, The amplitude and phase of this sending signal are amended so that the difference which is prepared in the input side of this high-frequency power amplifier, measures the digital sending signal inputted and the output of this A/D converter, and is obtained may serve as zero. In the base station for radio which has the linear rise circuit controlled to perform little magnification of distortion Furthermore, the image rejection mold frequency down converter preparation which has the branch circuit which separates the output of this RF power amplifier spectrally, and was prepared between this linear rise circuit and this branch circuit, This image rejection mold frequency down converter The third and fourth mixing circuits which mix the output of this branch circuit with the oscillation signal of a frequency lower than the output of this branch circuit with which about 90 degrees of phases shifted mutually, The first [which changes each output of these third and fourth mixing circuits into a digital signal], and second A/D-conversion circuits, It has the second phase shift circuit which carries out the phase shift of the about 90 degrees of the outputs of the second A/D-conversion circuit. this -- The output of this third mixing circuit and the second phase shift circuit is a base station for radio characterized by being inputted into this linear rise circuit as I and a Q rectangular cross signal, and being compared with this digital sending signal, respectively.

[Claim 3] A transceiver antenna and the RF power amplifier which amplifies the sending signal emitted from a transceiver antenna, The A/D converter which changes a part of output of a high-frequency power amplifier into a digital signal, The amplitude and phase of this sending signal are amended to the appearance which decreases the difference which is prepared in the input side of this high-frequency power amplifier, measures the digital sending signal inputted and the output of this A/D converter, and is obtained. In the base station for radio which has the linear rise circuit controlled to perform little magnification of distortion The image rejection mold frequency up converter preparation and this image rejection mold frequency up converter which were prepared between this linear rise circuit and this high-frequency power amplifier The first phase shift circuit which carries out the phase shift of the about 90 degrees of the outputs of this linear rise circuit, The first D/A conversion circuit which carries out D/A conversion of the output of this phase

shift circuit, The second D/A conversion circuit which carries out direct D/A conversion of the output of this linear rise circuit, The output of the D/A conversion circuit of this first, and the second D/A conversion circuit, respectively I, It has the first and the second mixing circuit which are mixed with the oscillation signal of a frequency higher than the output of the D/A conversion circuit of this first from which it is considered as Q rectangular cross signal, and about 90 degrees of phases shifted mutually, and the second D/A conversion circuit. Furthermore, the image rejection mold frequency down converter preparation which has the branch circuit which separates the output of this RF power amplifier spectrally, and was prepared between this linear rise circuit and this branch circuit, This image rejection mold frequency down converter The third and fourth mixing circuits which mix the output of this branch circuit with the oscillation signal of a frequency lower than the output of this branch circuit with which about 90 degrees of phases shifted mutually, The first [which changes each output of these third and fourth mixing circuits into a digital signal], and second A/D-conversion circuits, It has the second phase shift circuit which carries out the phase shift of the about 90 degrees of the outputs of the second A/D-conversion circuit. this -- The output of this third mixing circuit and the second phase shift circuit is a base station for radio characterized by being inputted into this linear rise circuit as I and a Q rectangular cross signal, and being compared with this digital sending signal, respectively.

[Claim 4] A transceiver antenna and the RF power amplifier which amplifies the sending signal emitted from a transceiver antenna, The amplitude and phase of this sending signal are amended to the appearance which decreases the difference which is prepared in the input side of this RF power amplifier, measures the sending signal inputted and a part of output of this RF power amplifier, and is obtained. In the base station for radio which has the linear rise circuit controlled to perform little magnification of distortion furthermore, the circuit which asks for the difference of this sending signal and the output of this RF power amplifier -- this -- the base station for radio characterized by having the directional coupler which combines with the output of this RF power amplifier the output of the circuit which asks for difference, and being constituted.

[Claim 5] The base station for radio where MSB used as the maximum output electrical potential difference of this first and the second D/A converter is characterized by being set as a value just before the property and life of this RF power amplifier are not compensated in claim 1.

[Claim 6] The base station for radio characterized by having the intermittent-control-action control circuit controlled to transmit periodically the output of the A/D converter which changes the output of said high-frequency power amplifier into a digital signal to said linear rise circuit in claims 1 and 2 or 3.

[Claim 7] The first speed-conversion circuit which changes into a low speed the output of the A/D converter which changes the output of said high-frequency power amplifier into a digital signal in claims 1 and 2 or 3, this -- the second speed-conversion circuit which changes the output of the first speed-conversion circuit into the original rate further -- having -- and -- this -- the first speed-conversion circuit -- this -- the base station for radio which carries out the description of having made the optical fiber or the microwave circuit intervene between the second speed-conversion circuit.

[Claim 8] It is the base station for radio characterized by said first speed-conversion circuit and the second speed-conversion circuit consisting of FIFO (first in first out) memory in claim 7.

[Claim 9] The base station for radio characterized by having arranged said RF power amplifier in the advance base near said transmitting antenna, and between this advance base side and said linear rise circuit side being connected by the analog optical transmission track in claims 1 and 2 or 3.

[Claim 10] The base station for radio characterized by having arranged said RF power amplifier in the advance base near said transmitting antenna, and between this advance base side and said linear rise circuit side being connected by the digital optical transmission track in claims 1 and 2 or 3.

[Claim 11] The base station for radio which only short time amount operates periodically the A/D converter which changes the output of said high-frequency power amplifier into a digital signal in claim 10, and is intermittently characterized by constituting the output of this A/D converter so that it may return to said linear rise circuit by said digital optical transmission line with a low speed.

[Claim 12] The base station for radio characterized by considering as the digital optical transmission line of N book which divided said digital optical transmission track into N book, and was low-speed-ized at the rate of $1/N$ in claim 10.

[Claim 13] The base station for radio characterized by having the group modulator who the modulated wave of a multiple channel is put [group] in block, and makes it generate in claims 1 and 2 or 3, and making the multi-carrier signal from this group modulator into said digital sending signal inputted.

[Claim 14] The base station for radio characterized by equipping the output side of said group modulator with a digital filter further, preventing the output of the signal with which the output level of said group

modulator exceeds the maximum output electrical potential difference (MSB) of said D/A converter in claim 13, and suppressing generating of a clipping noise.

[Claim 15] The base station for radio which carries out the monitor of the output of said group modulator further, and is characterized by having the level detecting circuit which detects the condition of being set to the amplitude level exceeding the maximum output electrical potential difference (MSB) of said D/A converter, and the control circuit controlled by the detection output of this level detecting circuit so that each amplitude of the modulated wave of said multiple channel decreases in claim 13.

[Claim 16] It is the base station for radio characterized by carrying out the transfer storage of the data which memorized the data which give the PURIDISU torsion which has RAM which stores the data with which said linear rise circuit gives PURIDISU torsion in claims 1, 2, or 3, and has a nonvolatile memory outside, was real-operated beforehand, and was obtained to this nonvolatile memory, and were memorized by this nonvolatile memory just before real employment at this RAM.

[Claim 17] The base station for radio characterized by carrying out transfer storing of the contents further memorized by said RAM in claim 16 just before disconnecting a power source after real employment at said nonvolatile memory.

[Claim 18] The base station for radio characterized by arranging a linear rise circuit in claims 1 and 2 or 3 to the advance base station side which has said transmitting antenna, and transmitting said digital sending signal to this advance base station according to a digital optical-fiber-transmission way or a microwave transmission line.

[Claim 19] The base station for radio characterized by letting a low noise amplifier pass and transmitting an uphill signal to a base station in claim 18 according to an analog optical-fiber-transmission way or a microwave transmission line.

[Claim 20] It is the base station for radio characterized by said microwave transmission line being 4-8GHz ultrahigh frequency, a 8-40GHz submillimeter wave, or a 40-80GHz millimeter wave circuit in claim 18.

[Translation done.]

*** NOTICES ***

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to base stations for radio, such as mobile communications. Especially, the amplitude and phase of a sending signal are amended and it is related with the base station for radio equipped with the amplifier which performs little magnification of distortion.

[0002]

[Description of the Prior Art] In the radio communication equipments for mobile communications etc., carrying out power amplification of the signal of two or more carriers in common in a radio frequency field from the inclination of improvement in the speed of a signal transmission and the formation of the Kota pile is performed in recent years. As this power amplifier, in order to suppress degradation of a transmission characteristic, power amplifier with sufficient linearity is desired.

[0003] if the power amplifier with sufficient linearity assumes a feedforward method etc. -- a scale -- large - - power consumption -- there is the description that a price is high, greatly. On the other hand, by digital signal processing, if distortion compensation of power amplifier can be performed, the possibility to small, a low price, and high power increase in efficiency will open.

[0004] However, A/D and a D/A converter become indispensable. Furthermore, A/D and the D/A converter which have sufficient working speed and have the precision (number of bits) needed are still difficult to receive. For this reason, as for an output and an input frequency, about several 10MHz becomes an upper limit. Frequency conversion is needed in order to use it with the frequency band beyond it.

[0005]

[Problem(s) to be Solved by the Invention] Therefore, the purpose of this invention is to offer the base station for radio equipped with the amplifier which an unnecessary sideband is made [amplifier] easy to use an image rejection mold frequency converter and to oppress, and makes handling power increase to an up converter and a down converter by 3dB, especially the small base station for radio suitable for mobile communications, when it needs this frequency conversion.

[0006] Furthermore, although a 90-degree phase machine is required for an image rejection mold frequency converter, if a fractional bandwidth is large, it is difficult [it] to produce in a passive circuit. Therefore, this invention is to offer the above-mentioned base station for radio which makes creation possible easily by the digital signal circuit.

[0007] The further purpose of this invention becomes clear from the gestalt of operation of this invention explained with reference to a drawing below.

[0008]

[Means for Solving the Problem] The fundamental configuration of the base station for radio according to this invention A transceiver antenna and the RF power amplifier which amplifies the sending signal emitted from a transceiver antenna, The A/D converter which changes a part of output of a high-frequency power amplifier into a digital signal, The amplitude and phase of a sending signal are amended to the appearance which decreases the difference which is prepared in the input side of a high-frequency power amplifier, measures the digital sending signal inputted and the output of this A/D converter, and is obtained. It is aimed at the base station for radio which has the linear rise circuit controlled to perform little magnification of distortion.

[0009] Furthermore, the image rejection mold frequency up converter preparation prepared between said linear rise circuit and the high-frequency power amplifier as a description, An image rejection mold frequency up converter The first phase shift circuit which carries out the phase shift of the about 90 degrees of the outputs of a linear rise circuit, The first D/A conversion circuit which carries out D/A conversion of

the output of a phase shift circuit, and the second D/A conversion circuit which carries out direct D/A conversion of the output of a linear rise circuit, The output of the first D/A conversion circuit and the second D/A conversion circuit is made into I and Q rectangular cross signal, respectively, and it has the first and the second mixing circuit which are mixed with the oscillation signal of a frequency higher than the output of the first D/A conversion circuit from which about 90 degrees of phases shifted mutually, and the second D/A conversion circuit.

[0010]

[Embodiment of the Invention] With reference to a drawing, the gestalt of operation of this invention is explained below. In addition, in drawing, the notation same to a like or the same or reference figure is attached and explained.

[0011] Furthermore, before explaining the gestalt of operation of this invention, the configuration of the distortion amendment by the digital digital disposal circuit which will be positioning of this invention and the requisite for this invention is explained.

[0012] Drawing 1 is drawing explaining positioning of this invention. It connects with the public correspondence network 0, and an example of the base station for radio made into the object of this invention carries out termination of DSU (Digital Service Unit)1 which is a digital circuit access and terminating equipment about the optical-multiplexing signal sent from the public correspondence network 0.

[0013] The optical-multiplexing signal by which termination was carried out by DSU1 is changed into an electrical signal here, and is inputted into the MUX/DMUX section 2. Demultiplexing is carried out in the MUX/DMUX section 2, and it is sent out from an antenna 53 through the TDMA section 3, the modem section 4, and the radio frequency section 5. The modem section 4 has D/A converter 41 which changes into an analog signal the output of the package modulation section 40 which gets down and carries out the package modulation of the part for a multiple channel to the signal of a direction (direction which faces to an antenna 53), and the package modulation section 40.

[0014] The analog output of D/A converter 41 is amplified by the power amplifier 50 of the radio frequency section 5, and is outputted through an antenna 53. Here, the package modulation section 40 has the linear rise function to give correction value further to a signal beforehand to distortion of power amplifier 50, and to negate distortion.

[0015] The magnitude of the correction value by this linear rise function returns in a part of output of power amplifier 50, and is decided with reference to the level of this return signal. Moreover, since this linear rise function is processed in digital one, it has A/D converter 42 which changes a digital signal for the analog signal which is a part of output of power amplifier 50.

[0016] The radio frequency signal of the going-up direction received with an antenna 53 on the contrary branches by the branch circuit 52, and is inputted into a low noise amplifier 51. The signal amplified here is changed into a digital signal with A/D converter 44, and the package recovery of the signal of a multiple channel is carried out in the recovery section 43.

[0017] And it lets the TDMA section 3, the MUX/DMUX section 2, and the optical DSU section 1 pass, the above gets down, processing opposite to the signal of a direction (direction which faces to an antenna 53) is performed, and it is sent to the public correspondence network 0.

[0018] In drawing 1, CCU6 performs supply of a clock, and control of timing of operation to the MUX/DMUX section 2, the TDMA section 3, and the package modulation section 40 / recovery section 43.

[0019] Drawing 2 explains the premise of this invention further, and the still more detailed configuration block Fig. which is after the MUX/DMUX section 2 and makes a subject the package modulation section 40 of the modem section 4 is shown in the configuration of drawing 1. In addition, the configuration corresponding to the TDMA section 3 is omitted.

[0020] In drawing 2, 400 is a transformer multiplexer as a group modulator which constitutes the package modulation section 40. To two or more carriers, it has the carrier signal oscillator 412, I, the Q signal generation circuit 410, and a modulation circuit 411, and is constituted. Although the oscillator of an analog and a modulator are unnecessary and an output is a digital signal since a transformer multiplexer generates two or more carriers in digital signal processing (using FFT etc.), the analog system shows drawing typically.

[0021] The output of the transformer multiplexer 400 is inputted into the linear rise circuit 402 which is a part of package modulation section 40.

[0022] In addition, by drawing 2, it gets down, and only the linear rise circuit 402 of a direction is shown, and the conversion circuit (up converter) 406 and the inverse transformation circuit (down converter) 407

from a radio frequency are shown by drawing 1 by it to the radio frequency which faces to an antenna 53 and which is omitted.

[0023] This linear rise circuit 402 has the digital digital disposal circuit 403 and a comparator 404. A delay circuit 405 adjusts the processing time of the digital digital disposal circuit 403. A comparator circuit 404 compares the amplitude with the output which changed the output of a delay circuit 405, and the output of a down converter 407 into the digital signal with A/D converter 42, and a phase.

[0024] Based on the comparison result of a comparator circuit 404, the digital digital disposal circuit 403 functions on an input signal as giving compensation distortion beforehand so that distortion of power amplifier 50 may be compensated. This invention improves the point that the working speed of A/D converters 401 and 42 and D/A converter 41 makes several 10MHz an upper limit a premise [the configuration which used this digital digital disposal circuit 403] etc.

[0025] Drawing 3 is the block diagram showing the gestalt of operation of the first of this invention, and has the addition circuit which took out only the linear rise circuit 402 and was added by this invention to this linear rise circuit 402.

[0026] As mentioned above, with the configuration of drawing 2 , in order that the output frequency of A/D converters 401 and 42 and D/A converter 41 may make several 10MHz an upper limit, frequency conversion is needed. Therefore, in this invention, an image rejection mold is used for the above-mentioned up converter 406 and a down converter 407, an unnecessary sideband wave is made easy to oppress, and distortion generating is controlled as possible in making handling power increase by 3dB.

[0027] However, when using an image rejection mold frequency converter, a phase machine is needed 90 degrees. In drawing 3 , an up converter 406 consists of up converters 416 and 426. The output of the digital digital disposal circuit 403 is inputted into an up converter 416 through the phase machine 418 and D/A converter 417 90 degrees. On the other hand, the output of the digital digital disposal circuit 403 is inputted into an up converter 426 through D/A converter 427.

[0028] Here, if the 90-degree phase machine 418 has a large fractional bandwidth, it is difficult to constitute from a passive circuit. It is easy if constituted from a digital circuit. Therefore, the phase machine 418 is constituted from a digital processing circuit 90 degrees, and he acquires an analog signal through D/A converters 417 and 427, respectively, and is trying to input I and a Q signal into the image rejection mold up converters 416 and 426 in this invention.

[0029] In drawing 3 , the output of the image rejection mold up converters 416 and 426 is removed by the filter 419 in an unnecessary wave in common, and is inputted into power amplifier 50.

[0030] In addition, 408 is the oscillator of the local signal which has phase reference about 90 degrees, respectively, and becomes the carrier signal inputted into up converters 416 and 426 and a down converter 407.

[0031] Drawing 4 is an example of a configuration by this invention of the digital digital disposal circuit (a linear riser is called as occasion demands hereafter) 403 which constitutes the linear rise circuit 402.

[0032] This linear riser 403 is constituted by this invention person etc. using a least-square-method (LMS) algorithm. In drawing 4 , the distortion function of power amplifier 50 is now considered as $f(p)$. 140 is memory and memorizes distorted compensation multiplier $h(p)$ presumed to distortion function [of power amplifier 50] $f(p)$.

[0033] Furthermore, as for 142-145, a multiplier and 146 are adders. Moreover, it is the circuit where 147 acquires a conjugation value to the output of A/D converter 42 to the absolute value-ized circuit of the input baseband signaling $x(t)$ in 141. A comparator 404 is constituted here by the subtractor which outputs the difference of both inputs as a subtractor.

[0034] The linear riser 403 realizes the several 1 following operation by the configuration of drawing 4 . In addition, for $x(t)$, in several 1, input baseband signaling and $f(p)$ are [a **** compensation multiplier and μ of the distorted function of power amplifier and $h(p)$] step size parameters. Furthermore, x , and y , h , u and e express complex, and $*$ expresses a complex conjugate.

[0035]

[Equation 1]

$$h_n(p) = h_{n-1}(p) + \mu e(t) u^*(t)$$

$$e(t) = x(t) - y(t)$$

$$u(t) = x(t) f(p) \simeq h_{n-1}^*(p) y(t), \quad h_{n-1}(p) h_{n-1}^*(p) \simeq 1$$

$$y(t) = h_{n-1}(p) x(t) f(p)$$

$$p = |x(t)|^2$$

[0036] Moreover, $u(t)$ is h_{n-1} whose amplitude distortion of power amplifier 50 is not not much large. (p) $h * n-1$ It approximates assuming that it is (p) $**1$.

[0037] Drawing 5 is the example block diagram of a configuration of the 90-degree phase machine 418 in drawing 3. In drawing 5 (A), a Qch signal is inputted into the phase machine 418 90 degrees. On the other hand, the delay circuit 54 which adjusts a time delay with the phase vessel 418 90 degrees is inserted, and an Ich signal side makes delay of I and a Q signal agree.

[0038] The phase machine 418 consists of transversal filters fundamentally 90 degrees. 55 is a delay circuit for transversal filters, and is constituted by the shift register. It is inputted into Multipliers 561-56n, and the output of each stage of a shift register 55 is a weighting factor a_1 and a_2 , respectively.. It is an. Multiplication is carried out.

[0039] A weighting factor a_1 and a_2 .. an It is determined like drawing 5 (B). $H(\omega)$ is a weighting factor a_1 and a_2 so that it may be the function which carries out $\pi/2$ -- $\pi/2$ phase shifts and several 2 function $h(t)$ may be made in the required band 58 between $-f_s/2$ - $f_s/2$.. It is an. It is chosen.

[0040]

[Equation 2]

$$h(t) = \frac{1}{2\pi} \int_{-\frac{f_s}{2}}^{\frac{f_s}{2}} H(\omega) e^{j\omega t} d\omega$$

[0041] Drawing 6 is the example of a configuration of the image oppression mold up converters 416 and 426. In addition, it only consists of that a down converter also makes the input direction reverse similarly.

[0042] In drawing 6 (A), the image oppression mold up converters 416 and 426 have the double balance mold modulators 60 and 61 of a pair, and the 90-degree phase machines 62 and 63, and are constituted. The signal of 100Mz(es) is inputted into the phase distributor 62 about 90 degrees as an example. The signal which has phase reference about 90 degrees mutually with the phase vessel 62 90 degrees is generated, and it is inputted into the double balance mold modulators 60 and 61.

[0043] In the double balance mold modulators 60 and 61, a 1GHz carrier is outputted from the 1GHz carrier signal oscillator 64, and multiplication is carried out to the output of the phase machine 62 90 degrees, and it is mixed and outputted in the phase mixer 63 about 90 degrees.

[0044] Drawing 6 (B) is drawing showing the frequency spectrum in the above-mentioned configuration. A 100MHz signal is mixed with a 1GHz signal, and the upper sideband wave USB is outputted from the phase mixer 63 about 90 degrees.

[0045] Drawing 7 is the example of a configuration of the double balance mold modulators 60 and 61, and is diodes D1-D4. The transformer T1 with a center tap, and T2 It has. Transformer T1 The carrier from the carrier signal oscillator 64 is inputted into the upstream. Furthermore, a 100MHz signal is inputted by the IF signal, i.e., the example of drawing 6, between the center taps of modulators 60 and 61.

[0046] From the output OUT of a modulator 61, as shown in drawing 7 (B), the vertical sideband waves LSB and USB are outputted. Previously, as explained in drawing 6, the output of modulators 60 and 61 is inputted into the phase mixer 63 about 90 degrees, has phase reference about 90 degrees mutually, and is mixed. The lower side band LSB shown in drawing 7 (B) is negated by this, and only an upper sideband wave is outputted.

[0047] Drawing 8 is the gestalt of operation of the second of this invention, and constitutes the circuit of a down converter 407 (refer to drawing 2) from an antenna 53 by the same principle as drawing 3 about the signal of the direction of going down sent through a splitter 52 using the image oppression mold converters 507 and 517.

[0048] Therefore, when the 90-degree phase machine 529 to which the output of A/D converter 528 is led is shown in drawing 5, it is similarly constituted as a digital processing circuit.

[0049] Further, it is the gestalt of operation of the third of this invention, and drawing 9 combines the configuration of drawing 3 and drawing 8, it is equipped with the going-up direction and the 90-degree phase machines 418 and 529 get down and according to the signal of a direction to the image oppression mold converters 416, 426, 507, and 517 and a digital processing circuit, and constitutes.

[0050] The going-up direction and by getting down and constituting like drawing 9 to the signal of a direction, it is more high in precision and becomes possible in the digital digital disposal circuit 403 about generation of the distortion compensation component of the main amplifier 50 which is power amplifier.

[0051] By the digital linear rise method by the digital digital disposal circuit 403 shown above, D/U (ratio of

signal band distortion) of the output signal of a D/A converter is based on the bit precision (number of bits) of a D/A converter. Moreover, although A/D conversion is required in order to digitize this when an input signal is an analog signal, this A/D-conversion noise is mixed and D/U is degraded.

[0052] In this case, it is possible by combining with a feedforward method to improve distortion. That is, a feedforward method branches in a part of input signal, and obtains a distortion component by searching for the part and difference of an output of amplifier. A distortion component is negated by adding this distortion component to hard flow with the output of amplifier.

[0053] Drawing 10 is drawing showing the gestalt of operation of the fourth of this invention, and the above-mentioned feedforward method is used for it.

[0054] That is, the output of the modulator group 400 is branched and a part is inputted into the linear riser circuit 402 through A/D converter 401. Another side is inputted into the subtraction circuit 101 through a delay circuit 102. In the subtraction circuit 101, the difference of the branched input component and the output of power amplifier 50 is searched for, and it amplifies with the distortion amplifier 104 (amplifier of low distortion which made the amplification factor low). Furthermore, the amplified distortion component removes a distortion component from the output of power amplifier 50 in a directional coupler 105.

[0055] In each above gestalt, further 10-20dB distortion oppression is attained by the power consumption of few distortion amplifier at the same time distortion is sharply mitigated by use of the digital linear riser 402.

[0056] Since each gestalt explained above here is a PURIDESU torsion method fundamentally, if the parameter about the linearity of the device which should be line-type-compensated does not change, once distortion compensation data are made, the renewal of data by feedback is unnecessary.

[0057] Therefore, what is necessary is just to update a distortion compensation parameter only within the case of fluctuation like change carried out slowly at the time of temperature or a path. Even if this feeds back intermittently, it means that there is nothing a problem. Thereby, the power consumption of a distortion compensation part is reducible.

[0058] Drawing 11 is the block diagram showing the gestalt of the operation of the fifth of this invention which performs this feedback intermittently. In the comparison with drawing 2 or drawing 3, it has gate circuits 409 and 411 in drawing 11 between a delay circuit 405, a comparator circuit 404, between and A/D converter 42, and a comparator circuit 404. Furthermore, actuation of gate circuits 409 and 411 and A/D converter 42 is controlled by the intermittent-control-action control circuit 7 to an intermission, and distortion compensation actuation is operated intermittently.

[0059] Drawing 12 is drawing explaining the configuration which controls to an intermission the distortion compensation actuation which starts a detail further. In drawing 12, the intermittent-control-action control circuit 7 consists of correlator 70, a timing generator 71, and a clock generation machine 72.

[0060] It is a clock a0, a1, and a2 on the basis of the clock CL from the clock generation machine 72. It generates and they are the input a3 of correlator 70, and an output a4 further. When carrying out, the relation of each clock is as being shown in drawing 14.

[0061] When making duty of the intermittent control action of the feedback system from power amplifier 50 into 1/10 (for example, it stops for 9 seconds and actuation is performed for 1 second), it is a certain suitable time of day t0. ON and t0+1 OFF and t0+9 It is the clock a0 from a timing generator 71, a1, and a2 so that it may become ON again. Generating is controlled.

[0062] Namely, time of day t0 and t0+9 A/D converter 42 and AND gates 409 and 411 operate. Therefore, even if it is the case where a phase shift arises like a3 ** of drawing 14, and ** in an input signal, timing can be correctly doubled and outputted to the input signal of the phase of a3 **.

[0063] Here, the function of correlator 70 detects whether the data fed back from the amplifier 50 get down, and it is equivalent to which part of the transmit data of a direction. As shown in drawing 13 (A), it has two or more multipliers 711-71n which carry out the multiplication of the output of each stage of the direction shift register 701 of X into which MSB is inputted through the delay line 405, the direction shift register 702 of Y into which MSB of the data fed back from an amplifier 50 is inputted, and the direction shift register 701 of X and the direction shift register 702 of Y and the synthetic vessel 703 which compounds a multipliers [of these plurality / 711-71n] output of transmit data.

[0064] Therefore, when transmit data and the fed-back data were in agreement from the synthetic vessel 703, it is peaking capacity a4. It appears. This peaking capacity a4 It is inputted into a timing generator 71 and is a timing signal a1 and a2 at this timing. It is outputted.

[0065] The method which transmits radio frequency by the direct analog fiber-optics circuit as a means to connect a base transceiver station and the advance base station treating a radio frequency is put in practical use. However, generally in E/O and an O/E transducer, distortion occurs, and large power and a large

number wave transmission cannot be performed.

[0066] Then, a radio frequency power amplification stage is transposed to an analog optical-fiber-transmission way (system containing an E/O transducer, an optical fiber, the system containing an O/E transducer or an E/O transducer, an optical fiber, an O/E transducer, and power amplifier 50), and the method with which the return signal from power amplifier 50 is similarly line [non-]-type-compensated by the analog optical-fiber-transmission way is adopted. This includes to the distortion of an optical transmission line, and distortion of a high power amplifier, and non-line type compensation is attained.

[0067] Drawing 15 is a block which shows the gestalt of operation of the sixth of this invention, and is the block diagram showing the example of a system configuration which transposed the radio frequency power amplification stage to the analog optical-fiber-transmission way as above-mentioned. In drawing, it gets down and the output of D/A converter 41 is changed into a lightwave signal by the E/O converter 151 in a direction. Furthermore, in an advance base office, the lightwave signal sent through the analog optical fiber 150 is changed into an electrical signal by the O/E transducer 152, and is further inputted into power amplifier 50.

[0068] In an advance base station, the signal fed back by branching from power amplifier 50 is changed into a lightwave signal by the E/O transducer 151, is sent to a base transceiver station side through the analog optical fiber 150, and is changed into an electrical signal by the O/E transducer 152.

[0069] Drawing 16 is the block diagram showing the gestalt of operation of the seventh of this invention. With the gestalt of operation of drawing 15, the return signal from power amplifier 50 was transmitted with the same analog optical fiber 150 as a principal ray way. However, since the same distortion is generated, as shown in drawing 16, A/D conversion of the return signal is immediately carried out with A/D converter 42, and it changes into digital data. It is wide opened from the problem of distortion by making this into a lightwave signal and transmitting with a digital optical fiber.

[0070] Furthermore, as for the method which transmits an analog signal to an optical fiber, distortion is large and large power transmission does not enlarge [the non-linearity of the components (a laser diode, photodiode, etc.) which constitute E/O and an O/E converter / therefore]. For this reason, as shown in drawing 17, the digital fiber 153 constitutes the going-up direction and the direction of going down.

[0071] That is, the digital optical-fiber transmission line 153 is connected to the interface of the D/A transducer 41, and the interface (for example, 12-bit bus) section of the A/D-conversion section 42 of the return signal from power amplifier, and the linear riser section 402.

[0072] With this method, it can open from instability peculiar to an analog circuit, and the problem of distortion.

[0073] Although it is possible to perform non-line type compensation by the approach using the above-mentioned optical-fiber transmission line here, this data is quite huge (12X50=600Mbps as an example), and cheap but transmitting several km in the present condition do not usually have a digital channel economical [data] compared with an analog.

[0074] For this reason, with the gestalt of the ninth operation, two or more optical fibers shown in drawing 18 are prepared, and a distributor 154 divides into two or more low-speed optical-fiber-transmission ways, and it transmits. Furthermore, in an advance base station side, after changing into an electrical signal the lightwave signal sent from two or more low-speed optical-fiber-transmission ways with the synthetic vessel 155, it compounds with the synthetic vessel 155, and it changes into the signal of the clock rate of a convention of the original high speed.

[0075] Furthermore, as shown in drawing 19, using FIFO (first in last out) as another gestalt, the configuration which changes and processes a high speed signal at a low speed can be performed. With the configuration of drawing 19, the digital data which is the output of A/D converter 42 obtained by the FIFO circuit 156 by carrying out fixed period A/D conversion with the clock rate of a high-speed convention is changed and transmitted to a low speed (for example, the sample of the 600Mbps is carried out for 1 second, and it transmits by 6Mbps(es) of 1/100, applying it for 100 seconds).

[0076] Since the cost of the digital channel of 6Mbps extent is very cheap, a cheap advance base station system can be built by this approach.

[0077] Drawing 20 is a detail block diagram corresponding to the detail of a gestalt, i.e., drawing 19, of the operation which used this speed conversion. Furthermore, the timing diagram of each timing corresponding to drawing 20 is shown in drawing 21.

[0078] Clock a0 which is the output of AND gate 74 A/D converter 42 operates to timing and data are stored in FIFO memory 156 at this period. Subsequently, read-out is performed to the timing of a20, and, as for the stored data, read-out in the low speed in a period a10 is performed.

[0079] The data read from that of FIFO memory 156 are changed into a lightwave signal by the E/O transducer 151, and are sent through the digital optical fiber 153. It is again changed into an electrical signal by the O/E converter 152, and is written in FIFO memory 157. At this time, it is read to the timing of a21 and reading is completed in the period of a11.

[0080] In drawing 20, since actuation other than the above is the same as that of drawing 12 and drawing 14 so that he can understand also from the timing diagram of drawing 21, explanation is omitted.

[0081] If this can be transmitted by microwave circuits, such as a submillimeter wave, although it is necessary to lay the transmission line underground when using the transmission line as an optical fiber, there is no need of laying underground and a system can be built by low cost. Drawing 22 is the block diagram showing the gestalt of operation of this system.

[0082] It is the same as that of the gestalt of the operation which the transmission line was made into the microwave circuits 160 and 161, and also was explained until now. Furthermore, when transmitting by the microwave circuit, the method which returns the feedback signal from power amplifier by the analog micro circuit similarly may be influenced of distortion. For this reason, with the gestalt of drawing 22, it gets down and the direction is made into the digital microwave circuit 161 for digital data transmission.

[0083] In addition, high cost transmits high-speed digital data very much, and it is not practical in a wireless circuit. Therefore, in drawing 22, with the gestalt of operation of the fifth of drawing 11 having explained, similarly, it is possible to reduce transmission speed by forming the intermittent-control-action timing circuits 170 and 171, and utilization becomes possible further.

[0084] Here, considering the common amplifier of a multi-carrier, it is reported that there is no need of setting up the saturation power of power amplifier to power when the vector of all carriers agrees, and saturation power can be reduced depending on the amount of distortion (D/U) needed. for example, the object for [RCS-90-4:mobile communication -- super-low distortion multifrequency common amplifier-self-adapting mold feedforward amplifier (SAFF-A) Nojima and ****]

That is, it means that the level by which multifrequency composition was carried out is almost equal to the Leh Leh distribution, the frequency where the power more than a certain fixed level serves as instantaneous value is very low, and you may be restricted on fixed level with an input signal.

[0085] Here, when FET constitutes power amplifier 50 as an example, the gate voltage and gate current are examined. Drawing 23 is gate current (Igs) to gate voltage (VgS) and an axis of ordinate in an axis of abscissa. It carries out. In drawing, I shows the Leh Leh distribution which is power distribution of an input. Level distribution of input power is distributed over the deeper one as a core (object shaft), and the shallower one in the operating point OP at the symmetry.

[0086] When an electrical potential difference deeper than breakdown voltage 1P is impressed, gate current increases rapidly and it becomes the cause which causes gate destruction. If MSB(maximum electrical potential difference)2P of a D/A converter are set up just before gate current increases rapidly, since it is surely less than [this], the power impressed to the FET component of power amplifier 50 can prevent degrading a device. If point 2P' of the symmetry is taken to 2P by setting an axis of symmetry as the operating point OP, of course, 2P' has also become just before breakdown point 1P' too.

[0087] Furthermore, drawing 24 is the result of simulating the precision (number of bits) of a D/A converter, and the relation of distortion (D/U). Output back off (Output Back Off:OBO) D/U is bad in order to raise a head piece on comparatively small level, if small. In such a case, he can understand that D/U is not improved even if it increases the precision of a D/A converter.

[0088] On the contrary, when OBO is taken greatly, if the precision of a D/A converter is improved, D/U will also be improved according to this. This relation is a fact quantitatively grasped for the first time by this invention person etc.

[0089] According to the above relation, it was shown clearly by this invention person etc. for optimal D/A and an A/D converter to exist to D/U needed, without using expensive A/D and a D/A converter with a high precision beyond the need. Based on this relation, more efficient equipment is realizable with the design of the precision (number of bits) of a D/A converter.

[0090] On the other hand, in the old base transceiver station for mobile communications, the transmitter of a piece is installed in generating many subcarriers per one wave. On the other hand, LSI some can constitute this part by using a group modulator. Since the output of a group modulator is a digital signal (for example, 12-bit bus), after carrying out D/A conversion of this signal and changing into an analog, it inputs into large power amplifier.

[0091] the case where this uses a group modulator -- an analog ---like -- a linear riser -- putting in (feedforward as an example) -- the modulation section, the carrier composition section, the power

amplification section, small [of a line type-sized circuit / overwhelming], a light weight, and low cost-ization are attained by inserting a digital linear riser just before a D/A converter.

[0092] Drawing 25 is the block diagram showing the gestalt of operation of the twelfth of this invention constituted by this meaning. The output of the group modulator 500 is connected to the digital digital disposal circuit 403 with the digital data bus 501, and distortion correction value is applied by the digital digital disposal circuit 403, and it is constituted so that it may input into power amplifier 50.

[0093] In addition, the group modulator 500 can consist of for example, a transformer multiplexer and a digital quadrature modulation machine.

[0094] Generally, in order to restrict power amplifier 50 to the level exceeding the amount of OBO(s) and to make it operate, about 20-30dB of instantaneous value of spectrum deteriorates from the average.

Instantaneous value can be measured by making a spectrum analyzer into peak hold mode.

[0095] In order to usually average spectrum and to measure, although instantaneous value seldom becomes a problem, if instantaneous value can be reduced, it can raise average D/U further.

[0096] Since the level of an input can be judged in the digital processing section, when the maximum level of a D/A converter is exceeded (it is assumed that it is what is set up so that MSB of a D/A converter may become saturation power), the instantaneous value of spectrum can also acquire the improvement effect of D/U by operating the clipped wave orthopedically smoothly.

[0097] Drawing 26 is the block diagram of the gestalt of operation of the thirteenth of this invention for acquiring this effectiveness. It has the clip level detector 602 and the smoothing circuit 601 between the group modulator 500 and the digital digital disposal circuit 403 to the gestalt of drawing 25 . In addition, the delay circuit 600 is a circuit for doubling timing with the processing time of the clip level detector 602 for actuation of the smoothing circuit 601.

[0098] Drawing 27 is the block diagram showing the example of a configuration of the delay circuit 600 in drawing 26 , the smoothing circuit 601, and the clip level detector 602, and the smoothing circuit 601 constitutes a transversal filter fundamentally.

[0099] Moreover, drawing 28 is drawing explaining clip level detection. As for a level detector 602, this is detected when the input voltage amplitude I exceeds clip level CL , as shown in drawing 28 .

[0100] on the other hand -- the smoothing circuit 601 -- n steps of each stage of a shift register 603, the weighting controller 604, and a shift register 603 -- receiving -- the weighting factor a_n from the weighting controller 604, a_{n-1} , and .. a_1 , a_0 , a_{-1} , and ... it has $61n$ [of multipliers which carry out the multiplication of a_n] .. $610..61n$, an accumulator 605, and a multiplier 606.

[0101] Therefore, when a level detector 602 detects that the input voltage amplitude I exceeds clip level CL , a predetermined weighting factor is outputted from the weighting controller 604. And the multiplication of the value of each stage of a shift register 603 and the predetermined weighting factor is carried out, and the output is inputted into an accumulator 605 and compounded. The wave shown in the dotted line II of drawing 28 as a result graduates (smoothing).

[0102] Furthermore, the output of an accumulator 605 is inputted into a multiplier 606, and multiplication is carried out to a multiplier b . This multiplier b is the main level a_0 of a tap. The level a_1 of a tap before and after being referred to as $1/n$ as shown in drawing 28 (I), and showing in drawing 28 (II), and a_{-1} .. a_n , a_{-n} Level is made in agreement.

[0103] The gestalt shown in above-mentioned drawing 27 needs a high-speed digital transversal filter. On the other hand, there is a configuration of drawing 29 as other configurations of clip amendment. That is, in the group modulator which consists of the sample rate transducer 501, the frequency multiplex section 502, a channel filter 503, and a quadrature modulation machine 504, the monitor of the output of a group modulator is always carried out with a level detector 602.

[0104] And when it becomes clear to be set to the amplitude level exceeding MSB of a D/A converter, the amplitude of each subcarrier is made to decrease in equivalence or the amount of inequalities. The configuration which makes the amplitude of each subcarrier of this decrease in equivalence or the amount of inequalities carries out the multiplication of that output with the output and Multipliers 701-70n of the mapping section 512 in the sample rate transducer 501 using the same weight controller 604 as drawing 27 .

[0105] Thus, the amplitude is decreased in the preceding paragraph story of a roll-off filter 514. Thereby, since the band limit by the baseband roll-off filter of each carrier is performed, processing becomes possible at a low speed. Moreover, since the clip of an electrical potential difference is also performed ideally, degradation of the instantaneous spectrum in peak hold mode is also oppressed completely.

[0106] Furthermore, although distortion amendment data are stored in RAM memory 140 as shown in the example of a configuration of drawing 4 , the first initial value of this distortion amendment data is unfixed

to the digital digital disposal circuit 403 of the linear riser circuit 402, and it is not compensated for the distortion immediately after beginning of mission.

[0107] Therefore, as a gestalt of operation of the 14th of this invention, as shown in drawing 30, the nonvolatile memory 710 for data storage is prepared. And beforehand, at the time of factory shipments, it makes a test run, the last data are obtained, and this last data is stored in nonvolatile memory 710. This value is installed in the memory 140, such as RAM, just before [at the time of real employment]. It is made to converge by thereby very short time amount, and it becomes possible to perform real employment.

[0108] Moreover, it is possible that distortion data change with change during employment at the time of a path. In such a case, smooth actuation is compensated at the time of next employment by evacuating the data of RAM140 to nonvolatile memory 710, just before stopping operation by routine inspection etc. by the control section 711.

[0109] When an input signal is a TDMA signal (one subcarrier) which is a letter of a burst, a preamble burst short just before a burst is started is discharged, and this creates linear rise data. the increasing function taken from 0 to maximum as this preamble data as shown in drawing 31 -- or data can be obtained in very short time amount by the staircase.

[0110] Drawing 31 (A) expresses the relation between the preamble period I and the main burst interval II, and drawing 31 (B) increases in monotone as a function of the preamble period I, and it shows the example of the triangular wave function which decreases. Moreover, drawing 31 (C) shows the example in the case of considering as a staircase function.

[0111] By the way, the linear rise actuation for distortion compensation of amplifier is economical in order that there may be no need that the direction performed in the advance base office returns a return signal to a parent base station in a transmission line. Drawing 32 is a block diagram shown as a gestalt of operation of the 15th of this invention.

[0112] That is, the digital digital disposal circuit 403 is put on the advance base office which is the side in which an antenna 53 exists, and it is constituted.

[0113] Moreover, as shown in drawing 33 as a gestalt of operation of the 16th of this invention, it constitutes so that an uphill signal may be transmitted to a base station by two or more tooth-space diver cities on two or more analog optical-fiber-transmission ways 154. Moreover, it is also possible to replace with an analog optical transmission line and to install the uphill circuit transmission line by the analog microwave transmission line. Thereby, implementation of a micro base transceiver station (installation-on column mold) is attained.

[0114] Furthermore, if it becomes the high degree of accuracy of A/D converter 441, and accelerable as shown in drawing 34, replacement will become possible about the analog transmission way 154 on the digital transmission way 153. Thereby, the transmission line of cheapness, high stability, and high quality can be built.

[0115]

[Effect of the Invention] An unnecessary sideband is made easy for this invention to use an image rejection mold frequency converter for an up converter and a down converter, and to oppress, as explained according to the gestalt of operation above. Furthermore, although it is difficult to produce in a passive circuit if a 90-degree phase machine is required for an image rejection mold frequency converter and a fractional bandwidth is large, this invention makes creation possible easily by the digital signal circuit.

[Translation done.]

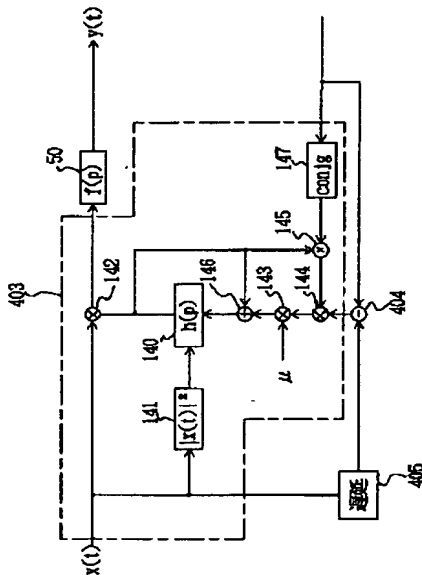
* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

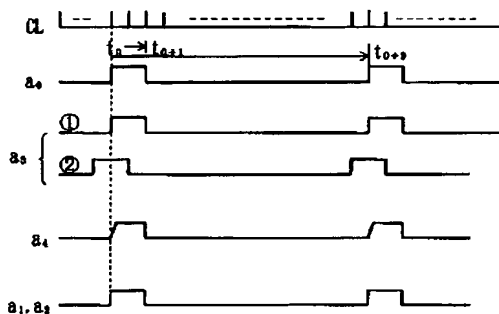
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DRAWINGS

[Drawing 4]
リニアライザの構成例

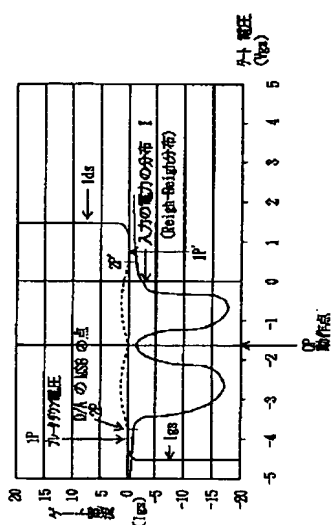


[Drawing 14]
図12における各タイミングのタイムチャート



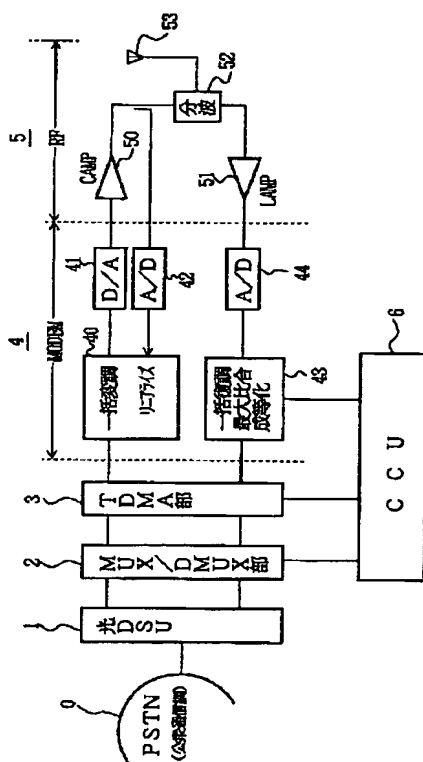
[Drawing 23]

入力信号電力分布と半導体デバイスの電流特性



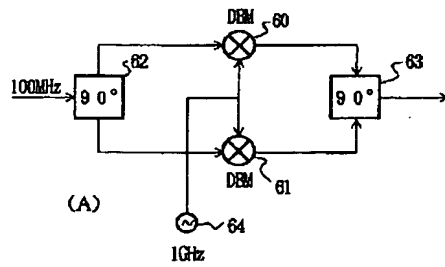
[Drawing 1]

本発明の位置付けを説明する図

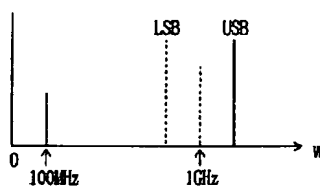


[Drawing 2]

イメージ抑圧型アップコンバータ

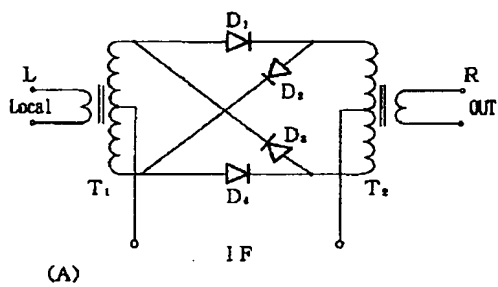


(B)

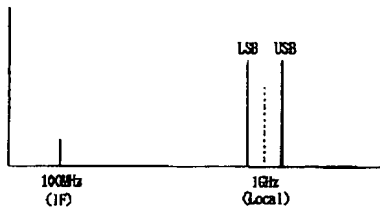


[Drawing 7]

DBMの構成例

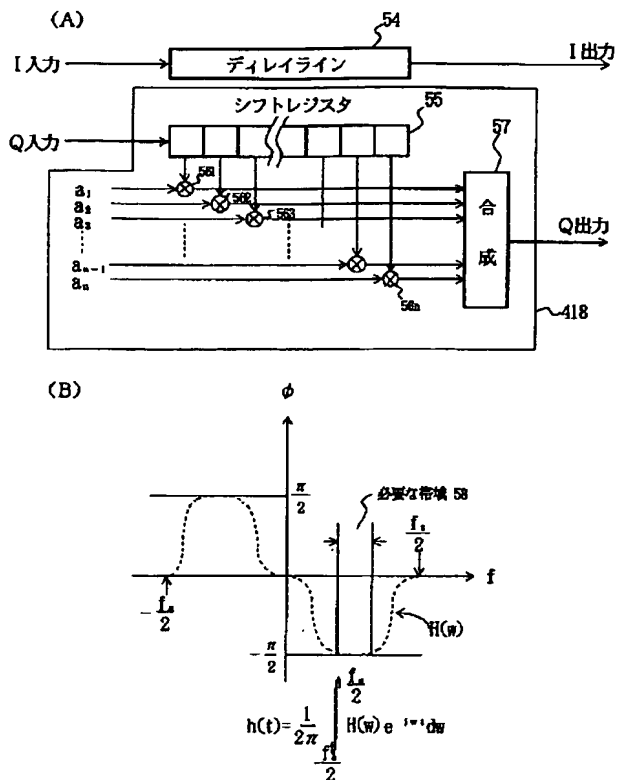


(B)



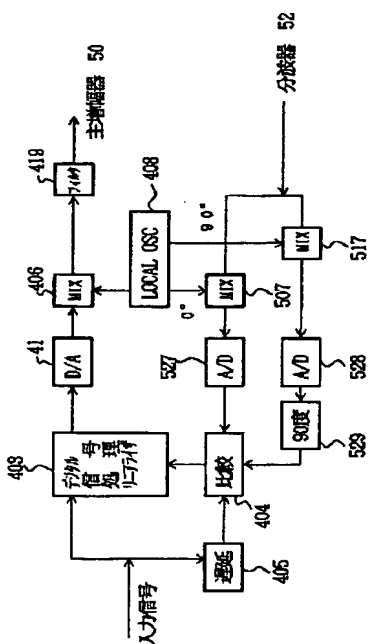
[Drawing 5]

デジタル信号処理による90度位相器の構成例



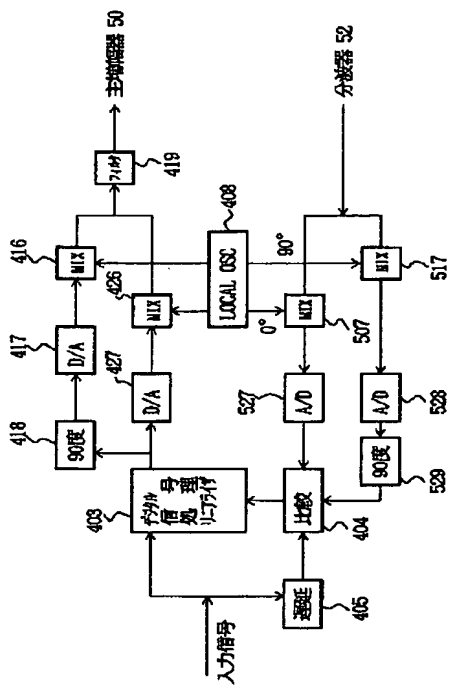
[Drawing 8]

本発明の第二の実施の形態



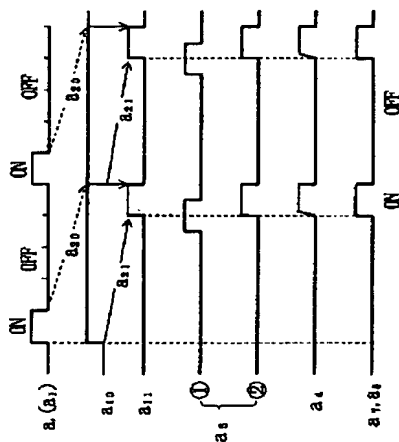
[Drawing 9]

本発明の第三の実施の形態



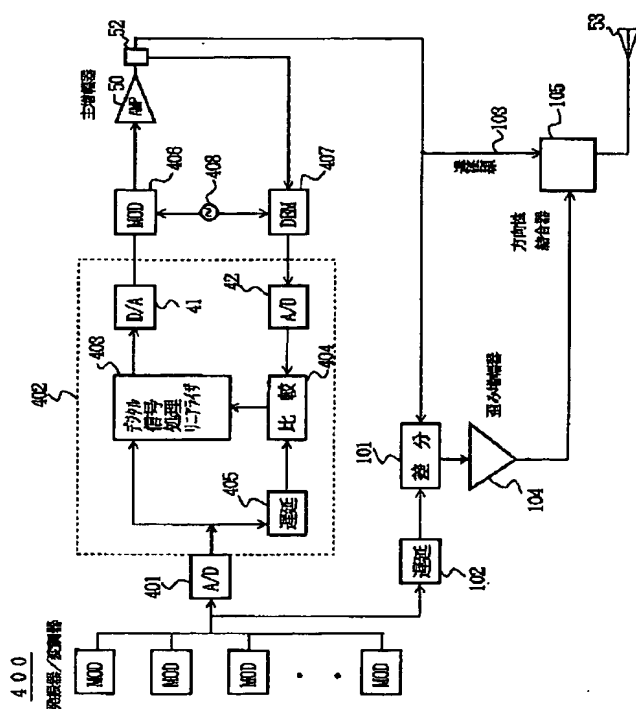
[Drawing 21]

図20の各タイミングのタイムチャート



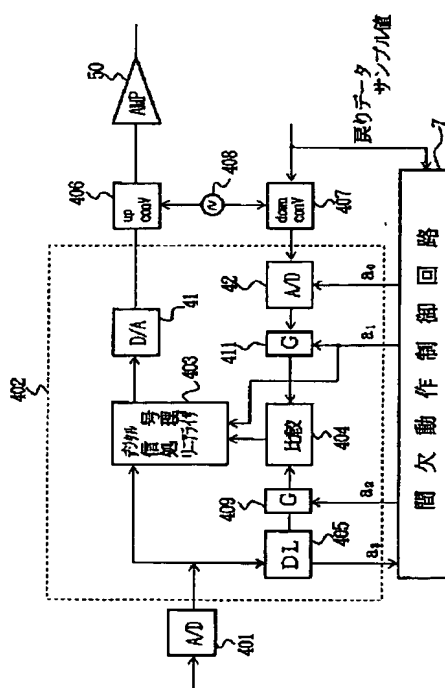
[Drawing 10]

本発明の第四の実施の形態



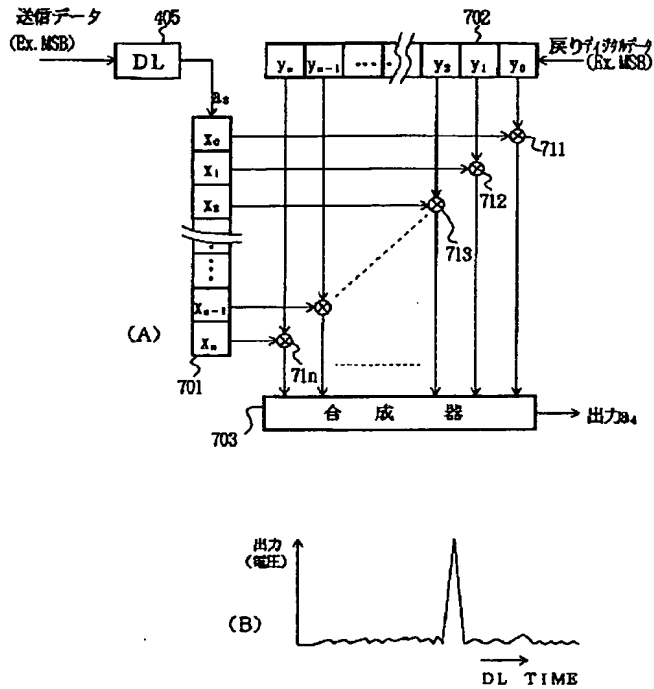
[Drawing 11]

本発明の第五の実施の形態



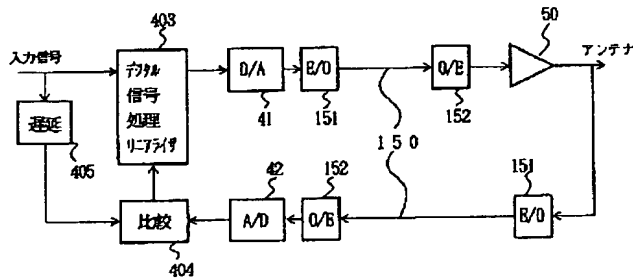
[Drawing 13]

相関器構成例



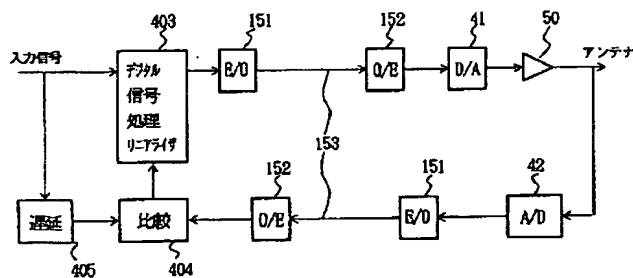
[Drawing 15]

本発明の第六の実施の形態



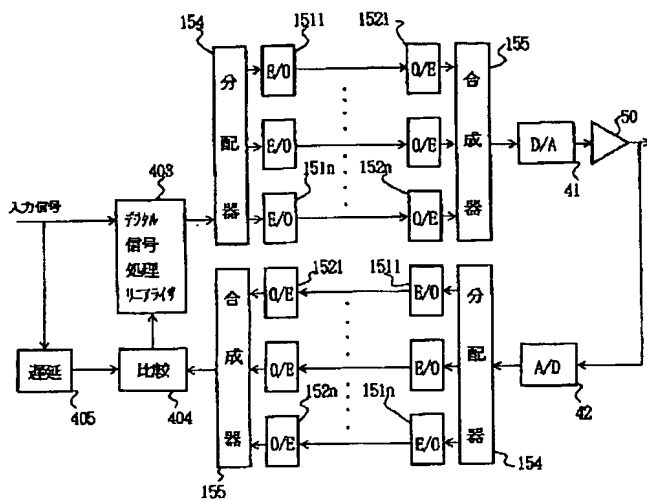
[Drawing 17]

本発明の第八の実施の形態



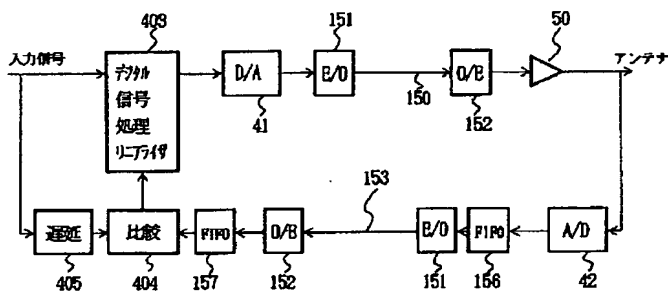
[Drawing 12]

本発明の第九の実施の形態



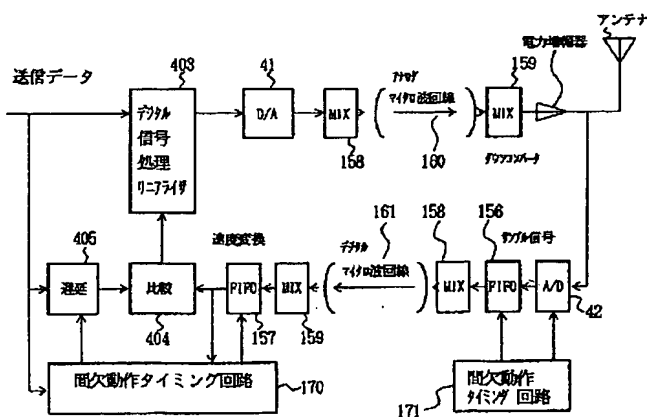
[Drawing 19]

本発明の第十の実施の形態



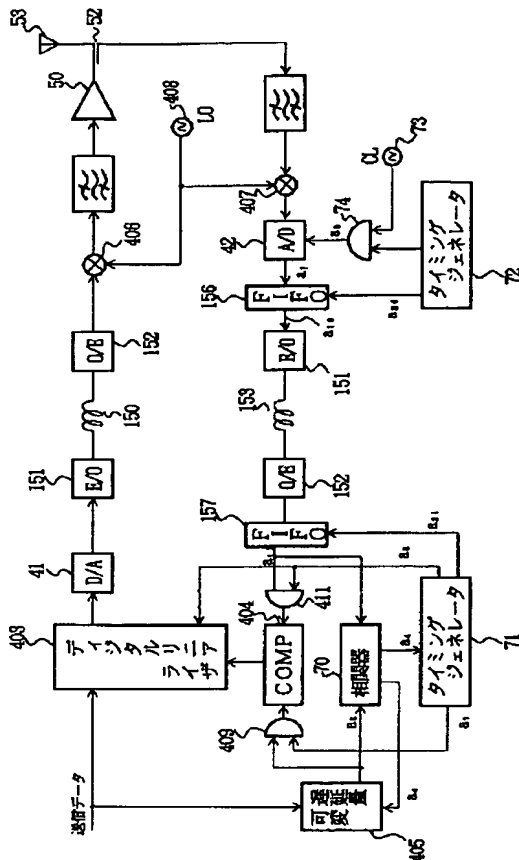
[Drawing 22]

本発明の第十一の実施の形態



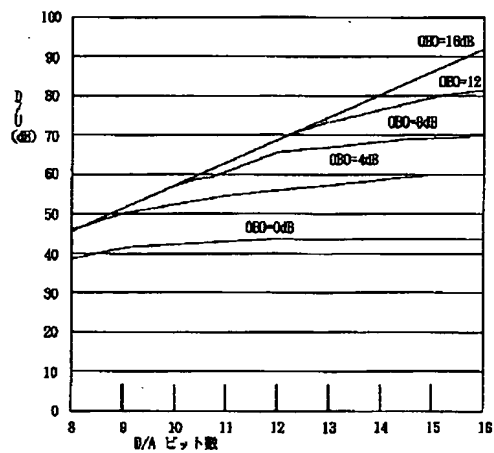
[Drawing 20]

図 19 に対する詳細ブロック図



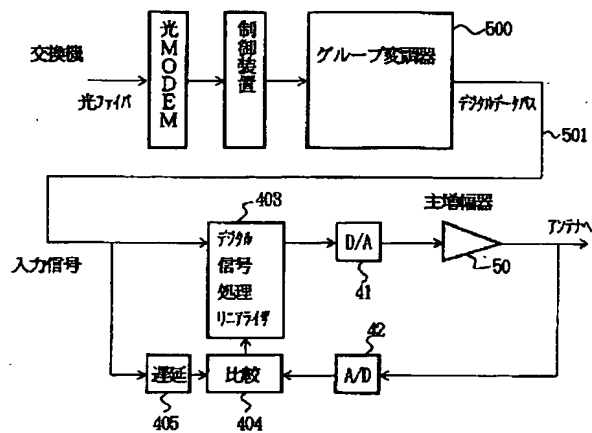
[Drawing 24]

D/Aの精度 (ビット数) と増幅器の歪み (D/U) の関係



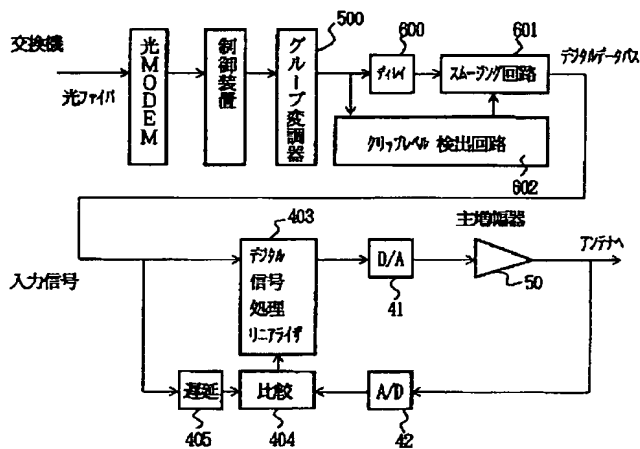
[Drawing 25]

本発明の第十二の実施の形態



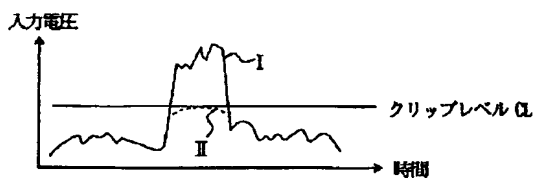
[Drawing 26]

本発明の第十三の実施の形態



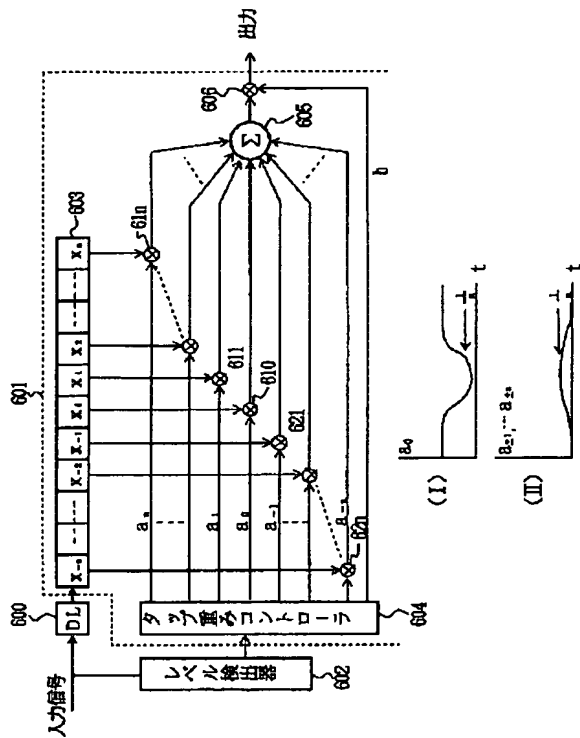
[Drawing 28]

クリップレベル検出を説明する図

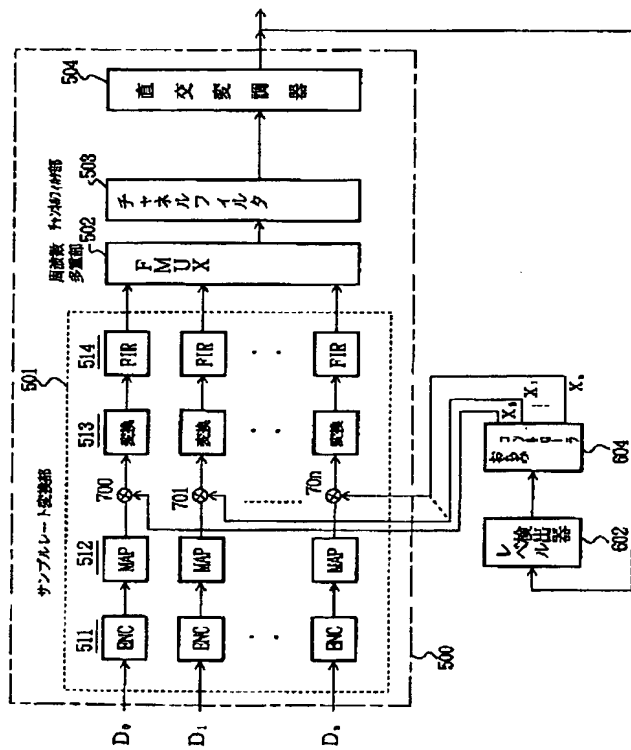


[Drawing 27]

クリップレベル検出回路及び
スムージング回路の構成例

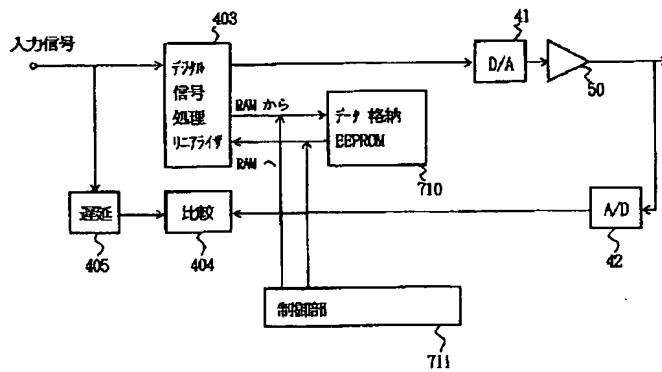


[Drawing 29]
クリップ補正の他の構成例



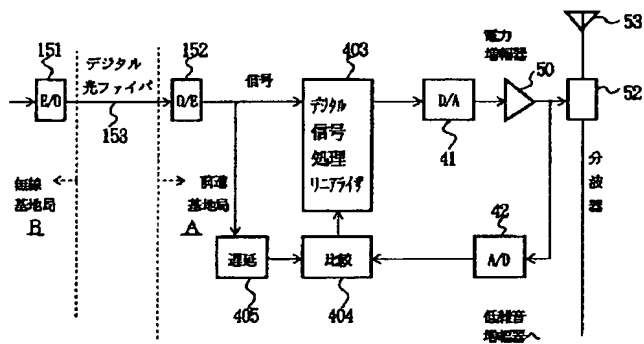
[Drawing 30]

本発明の第十四の実施の形態



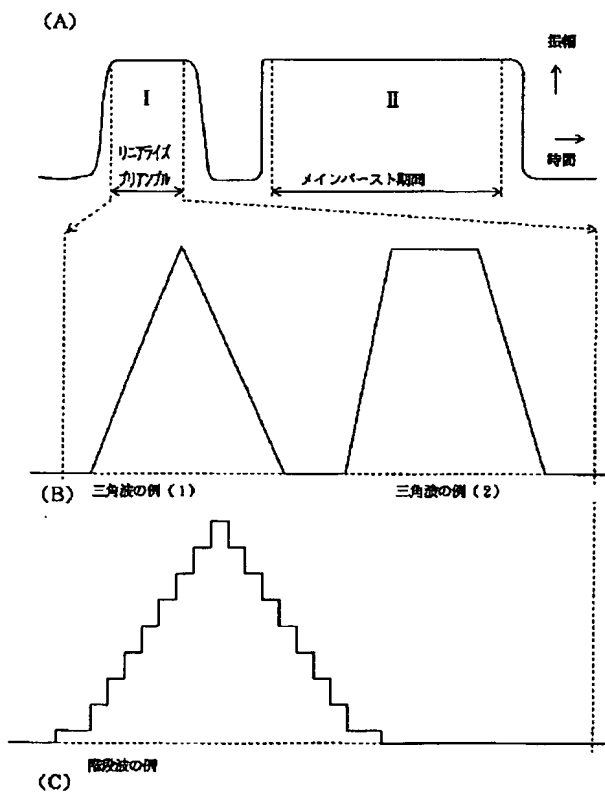
[Drawing 32]

本発明の第十五の実施の形態



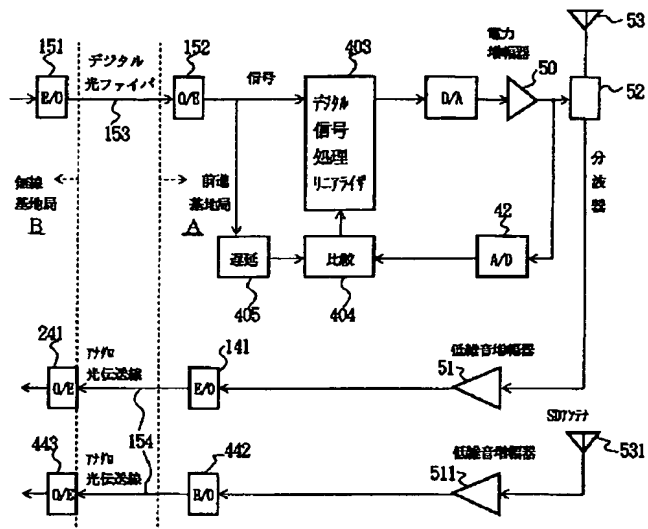
[Drawing 31]

プリアンプル波形例



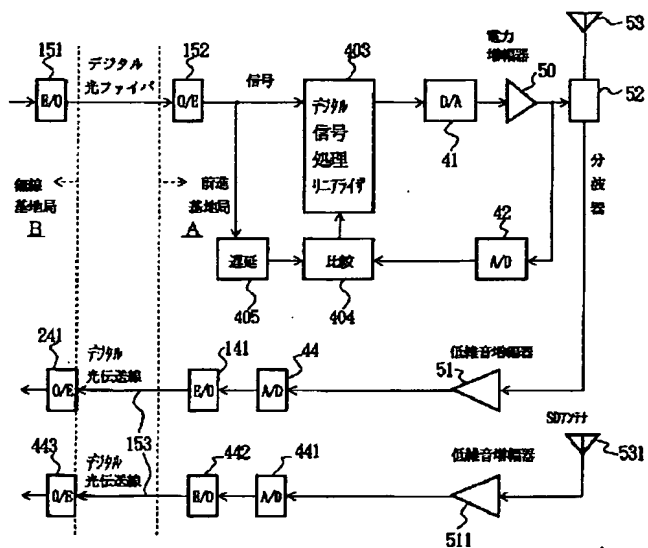
[Drawing 33]

本発明の第十六の実施の形態



[Drawing 34]

本発明の第十七の実施の形態



[Translation done.]

(2)

1

【特許請求の範囲】

【請求項1】送受信アンテナと、該送受信アンテナより放射する送信信号を増幅する高周波電力増幅器と、高周波電力増幅器の出力の一部をデジタル信号に変換するA/D変換器と、該高周波電力増幅器の入力側に設けられ、入力されるデジタルの送信信号と該A/D変換器の出力とを比較して得られる差分を減少させる様に該送信信号の振幅および位相を補正し、歪みの少ない増幅を行うように制御するリニアライズ回路を有する無線通信用基地局において、

該リニアライズ回路と、該高周波電力増幅器との間に設けられたイメージリジエクション型周波数アップコンバータを備え、該イメージリジエクション型周波数アップコンバータは、

該リニアライズ回路の出力を 90° 位相シフトする第一の位相シフト回路と、

該位相シフト回路の出力をD/A変換する第一のD/A変換回路と、

該リニアライズ回路の出力を直接D/A変換する第二のD/A変換回路と、

該第一のD/A変換回路及び第二のD/A変換回路の出力をそれぞれI、Q直交信号とし、互いに 90° 位相のずれた、該第一のD/A変換回路及び第二のD/A変換回路の出力より高い周波数の発振信号と混合する第一及び第二の混合回路を有することを特徴とする無線通信用基地局。

【請求項2】送受信アンテナと、送受信アンテナより放射する送信信号を増幅する高周波電力増幅器と、高周波電力増幅器の出力の一部をデジタル信号に変換するA/D変換器と、該高周波電力増幅器の入力側に設けられ、入力されるデジタル送信信号と該A/D変換器の出力とを比較して得られる差分が零となる様に該送信信号の振幅および位相を補正し、歪みの少ない増幅を行うように制御するリニアライズ回路を有する無線通信用基地局において、

更に、該高周波電力増幅器の出力を分波する分波回路を有し、該リニアライズ回路と該分波回路との間に設けられたイメージリジエクション型周波数ダウンコンバータを備え、該イメージリジエクション型周波数ダウンコンバータは、

該分波回路の出力を互いに 90° 位相のずれた、該分波回路の出力より低い周波数の発振信号と混合する第三及び第四の混合回路と、

該第三及び第四の混合回路のそれぞれの出力をデジタル信号に変換する第一及び第二のA/D変換回路と、

該第二のA/D変換回路の出力を 90° 位相シフトする第二の位相シフト回路とを有し、

該第三の混合回路及び第二の位相シフト回路の出力はそれぞれI、Q直交信号として該リニアライズ回路に入力され、該デジタル送信信号と比較されることを特徴とす

2

る無線通信用基地局。

【請求項3】送受信アンテナと、送受信アンテナより放射する送信信号を増幅する高周波電力増幅器と、高周波電力増幅器の出力の一部をデジタル信号に変換するA/D変換器と、該高周波電力増幅器の入力側に設けられ、入力されるデジタルの送信信号と該A/D変換器の出力とを比較して得られる差分を減少させる様に該送信信号の振幅および位相を補正し、歪みの少ない増幅を行うように制御するリニアライズ回路を有する無線通信用基地局において、

該リニアライズ回路と該高周波電力増幅器との間に設けられたイメージリジエクション型周波数アップコンバータを備え、該イメージリジエクション型周波数アップコンバータは、

該リニアライズ回路の出力を 90° 位相シフトする第一の位相シフト回路と、

該位相シフト回路の出力をD/A変換する第一のD/A変換回路と、

該リニアライズ回路の出力を直接D/A変換する第二のD/A変換回路と、

該第一のD/A変換回路及び第二のD/A変換回路の出力をそれぞれI、Q直交信号とし、互いに 90° 位相のずれた、該第一のD/A変換回路及び第二のD/A変換回路の出力より高い周波数の発振信号と混合する第一及び第二の混合回路を有し、更に該高周波電力増幅器の出力を分波する分波回路を有し、該リニアライズ回路と該分波回路との間に設けられたイメージリジエクション型周波数ダウンコンバータを備え、該イメージリジエクション型周波数ダウンコンバータは、

該分波回路の出力を互いに 90° 位相のずれた、該分波回路の出力より低い周波数の発振信号と混合する第三及び第四の混合回路と、

該第三及び第四の混合回路のそれぞれの出力をデジタル信号に変換する第一及び第二のA/D変換回路と、

該第二のA/D変換回路の出力を 90° 位相シフトする第二の位相シフト回路とを有し、

該第三の混合回路及び第二の位相シフト回路の出力はそれぞれI、Q直交信号として該リニアライズ回路に入力され、該デジタル送信信号と比較されることを特徴とする無線通信用基地局。

【請求項4】送受信アンテナと、送受信アンテナより放射する送信信号を増幅する高周波電力増幅器と、該高周波電力増幅器の入力側に設けられ、入力される送信信号と該高周波電力増幅器の出力の一部とを比較して得られる差分を減少させる様に該送信信号の振幅および位相を補正し、歪みの少ない増幅を行うように制御するリニアライズ回路を有する無線通信用基地局において、

更に、該送信信号と該高周波電力増幅器の出力との差分を求める回路と、

該差分を求める回路の出力を該高周波電力増幅器の出力

(3)

3

に結合する方向性結合器を有して構成されることを特徴とする無線通信用基地局。

【請求項5】請求項1において、
該第一及び第二のD/A変換器の最大出力電圧となるMSBが該高周波電力増幅器の特性及び寿命が補償されない直前の値に設定されたことを特徴とする無線通信用基地局。

【請求項6】請求項1、2又は3において、
前記高周波電力増幅器の出力をデジタル信号に変換するA/D変換器の出力を前記リニアライズ回路に周期的に伝達するように制御する間欠動作制御回路を有することを特徴とする無線通信用基地局。

【請求項7】請求項1、2又は3において、
前記高周波電力増幅器の出力をデジタル信号に変換するA/D変換器の出力を低速に変換する第一の速度変換回路と、該第一の速度変換回路の出力を更に元の速度に変換する第二の速度変換回路を有し、且つ該第一の速度変換回路と該第二の速度変換回路との間に光ファイバあるいはマイクロ波回線を介在させたことを特徴する無線通信用基地局。

【請求項8】請求項7において、
前記第一の速度変換回路及び第二の速度変換回路は、FIFO（ファーストイン・ファーストアウト）メモリで構成されることを特徴とする無線通信用基地局。

【請求項9】請求項1、2又は3において、
前記高周波電力増幅器が、前記送信アンテナに近い前進基地に配置され、該前進基地側と前記リニアライズ回路側間がアナログ光伝送線路により接続されたことを特徴とする無線通信用基地局。

【請求項10】請求項1、2又は3において、
前記高周波電力増幅器が、前記送信アンテナに近い前進基地に配置され、該前進基地側と前記リニアライズ回路側間がデジタル光伝送線路により接続されたことを特徴とする無線通信用基地局。

【請求項11】請求項10において、
前記高周波電力増幅器の出力をデジタル信号に変換するA/D変換器の動作を周期的に短い時間だけ間欠的に行い、該A/D変換器の出力を低速度で前記デジタル光伝送路により前記リニアライズ回路に帰還するように構成したことを特徴とする無線通信用基地局。

【請求項12】請求項10において、
前記デジタル光伝送線路をN本に分割し、1/Nの速度に低速化したN本のデジタル光伝送路としたことを特徴とする無線通信用基地局。

【請求項13】請求項1、2又は3において、
複数チャネルの変調波を一括して発生させるグループ変調器を有し、
該グループ変調器からのマルチキャリア信号を前記入力されるデジタル送信信号とすることを特徴とする無線通信用基地局。

4

【請求項14】請求項13において、
更に前記グループ変調器の出力側にデジタルフィルタを備え、前記グループ変調器の出力レベルが前記D/A変換器の最大出力電圧（MSB）を越える信号の出力を阻止し、クリッピング雑音の発生を抑えるようにしたことを特徴とする無線通信用基地局。

【請求項15】請求項13において、
更に前記グループ変調器の出力をモニタし、前記D/A変換器の最大出力電圧（MSB）を越える振幅レベルとなる状態を検知するレベル検知回路と、
該レベル検知回路の検知出力により、前記複数チャネルの変調波の個々の振幅が減少するように制御する制御回路を有することを特徴とする無線通信用基地局。

【請求項16】請求項1、2または3において、
前記リニアライズ回路は、プリディストーションを与えるデータを格納するRAMを有し、且つ外部に不揮発性メモリを有し、予め実動作させて得られたプリディストーションを与えるデータを該不揮発性メモリに記憶し、実運用直前に該不揮発性メモリに記憶されたデータを該RAMに転送記憶するようにしたことを特徴とする無線通信用基地局。

【請求項17】請求項16において、
更に実運用後に、電源を切断する直前に前記RAMに記憶された内容を、前記不揮発性メモリに転送格納することを特徴とする無線通信用基地局。

【請求項18】請求項1、2又は3において、リニアライズ回路を前記送信アンテナを有する前進基地局側に配置し、前記デジタル送信信号をデジタル光ファイバ伝送路もしくはマイクロ波伝送路により該前進基地局に伝送するようにしたことを特徴とする無線通信用基地局。

【請求項19】請求項18において、
上り信号を低雑音増幅器を通して、アナログ光ファイバ伝送路もしくはマイクロ波伝送路により基地局に伝送するようにしたことを特徴とする無線通信用基地局。

【請求項20】請求項18において、
前記マイクロ波伝送路は、4～8GHzの超高周波、8～40GHzの準ミリ波、もしくは40～80GHzのミリ波回線であることを特徴とする無線通信用基地局。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、移動体通信等の無線通信用基地局に関する。特に、送信信号の振幅及び位相を補正し、歪みの少ない増幅を行う増幅器を備える無線通信用基地局に関する。

【0002】

【従来の技術】近年移動体通信用等の無線通信装置において、信号伝送の高速化、高多重化の傾向から無線周波数領域において、複数キャリアの信号を共通に電力増幅することが行われる。かかる電力増幅器として、伝送特性の劣化を抑えるために直線性の良い電力増幅器が望ま

(4)

5

れる。

【0003】直線性の良い電力増幅器は、例えばフィードフォワード方式等を想定すると、規模が大きく、消費電力大きく、又価格が高いという特徴がある。一方、デジタル信号処理によって、電力増幅器の歪み補償が出来れば小型、低価格、高電力効率化への可能性が開ける。

【0004】しかし、A/D、D/A変換器は不可欠となる。更に、十分な動作速度を持ち、且つ必要とされる精度（ビット数）を持つA/D、D/A変換器は、未だ入手が困難である。この為に、出力および入力周波数は数10MHz程度が上限となる。それ以上の周波数帯で使用する為には周波数変換が必要となる。

【0005】

【発明が解決しようとする課題】したがって、本発明の目的は、かかる周波数変換を必要とする場合、アップコンバータ、ダウンコンバータに、イメージリジェクション型周波数変換器を使用し、不要側波帯を抑圧し易くし、かつハンドリングパワーを3dB増加させる増幅器を備えた無線通信用基地局、特に移動体通信用に適した小型の無線通信用基地局を提供することにある。

【0006】更に、イメージリジェクション型周波数変換器には90度位相器が必要であるが、比帯域が大きいとパッシブ回路で作製するのが困難である。したがって、本発明は、デジタル信号回路によって容易に作成を可能とする上記無線通信用基地局を提供することにある。

【0007】本発明の更なる目的は、以下に図面を参照して説明される本発明の実施の形態から明らかとなる。

【0008】

【課題を解決するための手段】本発明にしたがう無線通信用基地局の基本的構成は、送受信アンテナと、送受信アンテナより放射する送信信号を増幅する高周波電力増幅器と、高周波電力増幅器の出力の一部をデジタル信号に変換するA/D変換器と、高周波電力増幅器の入力側に設けられ、入力されるデジタルの送信信号と該A/D変換器の出力とを比較して得られる差分を減少させる様に送信信号の振幅および位相を補正し、歪みの少ない増幅を行うように制御するリニアライズ回路を有する無線通信用基地局を対象とする。

【0009】更に、特徴として、前記リニアライズ回路と、高周波電力増幅器との間に設けられたイメージリジェクション型周波数アップコンバータ備え、イメージリジェクション型周波数アップコンバータは、リニアライズ回路の出力を90°位相シフトする第一の位相シフト回路と、位相シフト回路の出力をD/A変換する第一のD/A変換回路と、リニアライズ回路の出力を直接D/A変換する第二のD/A変換回路と、第一のD/A変換回路及び第二のD/A変換回路の出力をそれぞれI、Q直交信号とし、互いに90°位相のずれた、第一のD/A変換回路及び第二のD/A変換回路の出力より高い周

6

波数の発振信号と混合する第一及び第二の混合回路を有する。

【0010】

【発明の実施の形態】以下図面を参照し、本発明の実施の形態を説明する。尚、図において同一または類似のものには同一の記号又は参照数字を付して説明する。

【0011】更に、本発明の実施の形態を説明する前に、本発明の位置付け及び本発明の前提となるデジタル信号処理回路による歪み補正の構成について説明する。

【0012】図1は、本発明の位置づけを説明する図である。本発明の対象とする無線通信用基地局の一例は、公衆通信網0に接続され、公衆通信網0から送られる光多重化信号を、回線終端装置であるDSU (Digital Service Unit) 1を終端する。

【0013】DSU1で終端された光多重化信号は、ここで電気信号に変換され、MUX/DMUX部2に入力される。MUX/DMUX部2で多重分離され、TDM A部3、モデム部4及び無線周波部5を経てアンテナ53より送り出される。モデム部4は、下り方向（アンテナ53に向かう方向）の信号に対し、複数チャネル分を一括変調する一括変調部40及び一括変調部40の出力をアナログ信号に変換するD/A変換器41を有する。

【0014】D/A変換器41のアナログ出力は、無線周波部5の電力増幅器50により増幅されてアンテナ53を通して出力される。ここで、一括変調部40は、更に電力増幅器50の歪みに対し、信号に予め補正値を与えて歪みを打ち消すリニアライズ機能を有する。

【0015】このリニアライズ機能による補正値の大きさは、電力増幅器50の出力の一部を帰還し、この帰還信号のレベルを参照して決められる。またこのリニアライズ機能は、デジタル的に処理されるので、電力増幅器50の出力の一部であるアナログ信号をデジタル信号に変換するA/D変換器42を有する。

【0016】反対にアンテナ53で受信される上り方向の無線周波数信号は、分波回路52により分岐されて低雑音増幅器51に入力される。ここで増幅された信号は、A/D変換器44でデジタル信号に変換され、復調部43で複数チャネルの信号が一括復調される。

【0017】そして、TDMA部3、MUX/DMUX部2及び光DSU1を通して、上記の下り方向（アンテナ53に向かう方向）の信号と反対の処理を行い公衆通信網0に送られる。

【0018】図1において、CCU6は、MUX/DMUX部2、TDMA部3及び一括変調部40/復調部43に対しクロックの供給と、動作タイミングの制御を行う。

【0019】図2は、更に本発明の前提を説明するものであり、図1の構成において、MUX/DMUX部2以降で、モデム部4の一括変調部40を主体とする更に詳細な構成ブロック図が示される。尚、TDMA部3に対

(5)

7

応する構成は省略されている。

【0020】図2において、400は、一括変調部40を構成する群変調器としてのトランスマルチプレクサである。複数のキャリアに対し、キャリア信号発振器412、I、Q信号生成回路410及び変調回路411を有して構成される。トランスマルチプレクサは、複数キャリアをデジタル信号処理で発生させる為（例えばFFTなどを用いて）アナログの発振器、変調器は不要で、出力はデジタル信号であるが、図は、模式的にアナログ系にて示している。

【0021】トランスマルチプレクサ400の出力は、一括変調部40の一部であるリニアライズ回路402に入力される。

【0022】尚、図2では、アンテナ53に向かう下り方向のリニアライズ回路402のみが示され、また図1では省略されている、無線周波数へ変換回路（アップコンバータ）406及び無線周波数からの逆変換回路（ダウンコンバータ）407が示されている。

【0023】このリニアライズ回路402は、デジタル信号処理回路403、比較器404を有する。遅延回路405は、デジタル信号処理回路403の処理時間を調整するものである。比較回路404は、遅延回路405の出力及びダウンコンバータ407の出力をA/D変換器42によりデジタル信号に変換した出力との振幅、及び位相を比較する。

【0024】デジタル信号処理回路403は、比較回路404の比較結果に基づき、電力増幅器50の歪みを補償するように入力信号に予め補償歪みを与えるように機能する。本発明は、かかるデジタル信号処理回路403を用いた構成を前提とし、A/D変換器401、42及びD/A変換器41の動作速度が数10MHzを上限とする点等を改善したものである。

【0025】図3は、本発明の第一の実施の形態を示すブロック図であり、リニアライズ回路402のみを取り出し、且つかかるリニアライズ回路402に対して本発明により付加された付加回路を有している。

【0026】上記のように、図2の構成では、A/D変換器401、42及びD/A変換器41の出力周波数が数10MHzを上限とするために周波数変換が必要となる。したがって、本発明では、上記アップコンバータ406及びダウンコンバータ407をイメージリジェクション型を使用し、不要側帯波を抑圧し易くし、且つハンドリングパワーを3dB増加させることを可能として歪み発生を抑制する。

【0027】しかし、イメージリジェクション型周波数変換器を使用する場合は、90度位相器が必要となる。

8

図3において、アップコンバータ406をアップコンバータ416と426で構成する。アップコンバータ416には、90度位相器418及びD/A変換器417を通してデジタル信号処理回路403の出力を入力する。一方、アップコンバータ426には、D/A変換器427を通してデジタル信号処理回路403の出力を入力する。

【0028】ここで、90度位相器418は、比帯域が大きいとパッシブ回路で構成することが困難である。デジタル回路で構成すれば容易である。したがって、本発明では90度位相器418をデジタル処理回路で構成し、I、Q信号をそれぞれD/A変換器417、427を通してアナログ信号を得て、イメージリジェクション型アップコンバータ416、426に入力するようにしている。

【0029】図3において、イメージリジェクション型アップコンバータ416、426の出力は、共通にフィルタ419により不要波を除去され、電力増幅器50に入力される。

【0030】尚、408は、それぞれ90度位相差を有するローカル信号の発振器であり、アップコンバータ416、426、ダウンコンバータ407に入力される搬送波信号となる。

【0031】図4は、リニアライズ回路402を構成するデジタル信号処理回路（以下、必要によりリニアライザと称する）403の本発明による構成例である。

【0032】このリニアライザ403は、最小二乗法（LMS）アルゴリズムを用いて本発明者等により構成されたものである。今図4において、電力増幅器50の歪み関数を $f(p)$ として考える。140はメモリであり、電力増幅器50の歪み関数 $f(p)$ に対して、推定される歪補償係数 $h(p)$ を記憶する。

【0033】更に、142～145は乗算器、146は加算器である。また、141は入力ベースバンド信号 $x(t)$ の絶対値化回路、147はA/D変換器42の出力に対し共役値を得る回路である。比較器404は、ここでは減算器として両入力の差分を出力する減算器により構成される。

【0034】図4の構成によりリニアライザ403は、下記の数1の演算を実現する。尚、数1において、 $x(t)$ は入力ベースバンド信号、 $f(p)$ は電力増幅器の歪関数、 $h(p)$ は推歪補償係数、 μ はステップサイズ・パラメータである。更に、 x 、 y 、 f 、 h 、 u 、 e は複素数、 $*$ は共役複素数を表す。

【0035】

【数1】

(6)

9

10

$$\begin{aligned}
 h_n(p) &= h_{n-1}(p) + \mu e(t) u^*(t) \\
 e(t) &= x(t) - y(t) \\
 u(t) &= x(t) f(p) \simeq h_{n-1}^*(p) y(t), \quad h_{n-1}(p) h_{n-1}^*(p) \simeq 1 \\
 y(t) &= h_{n-1}(p) x(t) f(p) \\
 p &= |x(t)|^2
 \end{aligned}$$

【0036】また、 $u(t)$ は電力増幅器50の振幅歪みがあまり大きくない $h_{n-1}(p) h_{n-1}^*(p) \simeq 1$ と仮定して近似する。

【0037】図5は、図3における90度位相器418の構成例ブロック図である。図5(A)において、90度位相器418には、Qch信号が入力される。一方、Ich信号側は、90度位相器418により遅延時間の調整をする遅延回路54が挿入され、I、Q信号の遅延を合致させる。

【0038】90度位相器418は、基本的にはトランスバーサルフィルタで構成される。55は、トランスバーサルフィルタ用遅延回路であり、シフトレジスタにより構成される。シフトレジスタ55の各段の出力は、乗算器561～56nに入力され、それぞれ重み係数 $a_1, a_2 \dots a_n$ と乗算される。

【0039】重み係数 $a_1, a_2 \dots a_n$ は、図5(B)のように決定される。 $H(\omega)$ は、 $-f_s/2 \sim f_s/2$ の間に、 $\pi/2 \sim -\pi/2$ 位相推移する関数であり、必要な帯域58において、数2の関数 $h(t)$ が出来るように重み係数 $a_1, a_2 \dots a_n$ が選ばれる。

【0040】

【数2】

$$h(t) = \frac{1}{2\pi} \int_{-\frac{f_s}{2}}^{\frac{f_s}{2}} H(\omega) e^{j\omega t} d\omega$$

【0041】図6は、イメージ抑圧型アップコンバータ416、426の構成例である。なお、ダウンコンバータも入力方向を逆にするのみで同様に構成される。

【0042】図6(A)において、イメージ抑圧型アップコンバータ416、426は、一対のダブルバランス型変調器60、61及び90度位相器62、63を有して構成される。例として90度位相分配器62に100MHzの信号が入力される。90度位相器62にて互いに90度位相差のある信号が生成され、ダブルバランス型変調器60、61に入力される。

【0043】ダブルバランス型変調器60、61において、1GHzのキャリア信号発振器64から1GHzのキャリアが出力され、90度位相器62の出力と乗算され、90度位相混合器63において混合されて、出力される。

【0044】図6(B)は、上記構成における周波数スペクトラムを示す図である。100MHzの信号は、1GHzの信号と混合され上側帯波USBのみが90度位

相混合器63から出力される。

【0045】図7は、ダブルバランス型変調器60、61の構成例であり、ダイオードD1～D4と中間タップ付変成器T1、T2を有する。変成器T1の一次側にキャリア信号発振器64からのキャリアが入力される。更に、変調器60、61の中間タップ間にIF信号即ち、図6の例では100MHzの信号が入力される。

【0046】変調器61の出力OUTからは、図7(B)に示すように上下側帯波LSB、USBが出力される。先に図6において、説明したように、変調器60、61の出力は、90度位相混合器63に入力し、互いに90度位相差を有して混合される。これにより、図7(B)に示す下側帯波LSBが打ち消され、上側帯波のみが出力される。

【0047】図8は、本発明の第二の実施の形態であり、アンテナ53から分波器52を通して送られる下り方向の信号に関して、ダウンコンバータ407(図2参照)の回路を図3と同様の原理により、イメージ抑圧型コンバータ507、517を用いて構成したものである。

【0048】したがって、A/D変換器528の出力が導かれる90度位相器529は、図5に示されると同様にデジタル処理回路として構成される。

【0049】図9は、更に、本発明の第三の実施の形態であり、図3及び図8の構成を結合し、上り方向及び下り方向の信号に対してイメージ抑圧型コンバータ416、426、507、517及び、デジタル処理回路による90度位相器418、529を備えて構成したものである。

【0050】上り方向及び下り方向の信号に対して図9のごとく構成することにより、より精度を高く、電力増幅器である主増幅器50の歪み補償成分の生成をデジタル信号処理回路403において可能となる。

【0051】上記に示した、デジタル信号処理回路403によるデジタルリニアライズ方式では、D/A変換器の出力信号のD/U(信号帯歪みの比)は、D/A変換器のビット精度(ビット数)による。また、入力信号がアナログ信号の場合、これをデジタル化する為A/D変換が必要であるが、このA/D変換雑音が混合し、D/Uを劣化させる。

【0052】この場合、フィードフォワード方式と組み合わせることにより歪みを改善することが可能である。即ち、フィードフォワード方式は、入力信号の一部を分岐し、増幅器の出力の一部と差を求めることにより歪み

(7)

11

成分を得る。この歪み成分を逆方向に増幅器の出力と加算することにより、歪み成分が打ち消される。

【0053】図10は、本発明の第四の実施の形態を示す図であり、上記フィードバック方式を採用するものである。

【0054】すなわち、変調器群400の出力を分岐し、一部をA/D変換器401を通してリニアライザ回路402に入力する。他方は、遅延回路102を通して引き算回路101に入力する。引き算回路101では、分岐された入力成分と、電力増幅器50の出力の差を求め、歪み増幅器104（増幅率を低くした低歪の増幅器）により増幅する。更に増幅された歪み成分が方向性結合器105において、電力増幅器50の出力から歪み成分を除去する。

【0055】以上の各形態において、大幅にデジタルリニアライザ402の使用により歪みが軽減されると同時に、僅かな歪み増幅器の消費電力によりさらに10〜20dBの歪み抑圧が可能になる。

【0056】ここで上記に説明した各形態は、基本的にプリデステーション方式であるので、線型補償すべきデバイスの線型性に関するパラメータが変化しなければ、一旦歪み補償データができた後はフィードバックによるデータ更新は必要ない。

【0057】従って、温度や経時変化のようなゆっくりした変動の場合に限って歪み補償パラメータを更新すればよい。これはフィードバックを間欠的に行っても問題無いことを意味している。これにより歪み補償部分の消費電力を削減する事が出来る。

【0058】図11は、かかるフィードバックを間欠的に行う本発明の第五の実施の形態を示すブロック図である。図2又は図3との比較において、図11において、遅延回路405と比較回路404と間、A/D変換器42と比較回路404との間にゲート回路409、411が備えられる。更に間欠動作制御回路7によりゲート回路409、411及びA/D変換器42の動作を間欠に制御し、歪み補償動作を間欠的に動作させる。

【0059】図12は、更に詳細にかかる歪み補償動作を間欠に制御する構成を説明する図である。図12において、間欠動作制御回路7は、相関器70、タイミングジェネレータ71及びクロック発生器72で構成される。

【0060】クロック発生器72からのクロックCLを基準としてクロック a_0 、 a_1 、 a_2 を発生し、更に相関器70の入力 a_3 、出力 a_4 とする時、各クロックの関係は、図14に示される通りである。

【0061】電力増幅器50からのフィードバック系の間欠動作のデューティを1/10とする場合（例えば、9秒間休止し、1秒間動作を行う）、ある適当な時刻 t_0 でオン、 t_0+1 でオフ、 t_0+9 で再度オンとなるようにタイミングジェネレータ71からのクロック a_0 、 a

12

1、 a_2 の発生が制御される。

【0062】即ち、時刻 t_0 、 t_0+9 でA/D変換器42、アンドゲート409、411が動作される。したがって、入力信号に図14の a_3 ①、②のように位相ずれが生じる場合であっても、 a_3 ①の位相の入力信号に正しくタイミングを合わせて出力することが出来る。

【0063】ここで、相関器70の機能は、増幅器50よりフィードバックされたデータが下り方向の送信データのどの部分に相当するかを検知する。図13（A）に示されるように、送信データの例えばMSBが遅延線405を通して入力されるX方向シフトレジスタ701と、増幅器50よりフィードバックされるデータのMSBが入力されるY方向シフトレジスタ702と、X方向シフトレジスタ701及びY方向シフトレジスタ702の各々の段の出力を乗算する複数の乗算器711〜71n及び、これら複数の乗算器711〜71nの出力を合成する合成器703を有する。

【0064】したがって、合成器703からは、送信データとフィードバックされたデータの一致した時点にピーク出力 a_4 が現れる。このピーク出力 a_4 は、タイミングジェネレータ71に入力され、このタイミングでタイミング信号 a_1 、 a_2 が出力される。

【0065】無線基地局と無線周波数を扱う前進基地局とを接続する手段として無線周波を直接アナログ光ファイバー回線で伝送する方式が実用化されている。しかし、一般にE/O、O/E変換部において歪みが発生し、大電力および多数波送信ができない。

【0066】そこで無線周波電力増幅段をアナログ光ファイバ伝送路（E/O変換部、光ファイバ、O/E変換部を含むシステム、又はE/O変換部、光ファイバ、O/E変換部、電力増幅器50を含むシステム）に置き換え、電力増幅器50からの戻り信号も同様にアナログ光ファイバ伝送路によって非線型補償する方式を採用する。これにより光伝送路の歪み、及び高出力増幅器の歪みまで含めて非線型補償が可能となる。

【0067】図15は、本発明の第六の実施の形態を示すブロック図であり、上記の通り無線周波電力増幅段をアナログ光ファイバ伝送路に置き換えたシステム構成例を示すブロック図である。図において、下り方向ではD/A変換器41の出力をE/O変換器151で光信号に変換する。更に、アナログ光ファイバ150を通して送られる光信号を前進基地局において、O/E変換部152により電気信号に変換し、更に電力増幅器50に入力する。

【0068】電力増幅器50から分岐してフィードバックされる信号は、前進基地局において、E/O変換部151により光信号に変換され、アナログ光ファイバ150を通して無線基地局側に送られ、O/E変換部152により電気信号に変換される。

【0069】図16は、本発明の第七の実施の形態を示

(8)

13

すブロック図である。図15の実施の形態では電力増幅器50からの戻り信号を主線路と同じアナログ光ファイバ150で伝送した。しかし、同様な歪みを発生する為、図16に示すように戻り信号をすぐにA/D変換器42によりA/D変換してデジタルデータに変換する。これを光信号にしてデジタル光ファイバにて伝送することにより歪みの問題から開放される。

【0070】更に、光ファイバにアナログ信号を伝送する方式は、E/O、O/E変換器を構成する素子（レーザダイオード、フォトダイオード等）の非線型性が大きく、したがって、歪みが大きく大電力送信が出来ない。この為、図17に示すように上り方向及び下り方向ともにデジタルファイバ153により構成する。

【0071】即ち、D/A変換部41のインタフェース、電力増幅器からの戻り信号のA/D変換部42とリニアライザ部402のインタフェース（例えば12ビットのバス）部にデジタル光ファイバ伝送路153を接続する。

【0072】かかる方式により、アナログ回路に特有な不安定性、歪みの問題から開放することが出来る。

【0073】ここで上記の光ファイバ伝送路を用いる方法で非線型補償を行うことが可能であるが、通常このデータはかなり龐大（例として12X50=600Mbps）であり、デジタル回線が、アナログにくらべて安価とはいえず、現状において数Km伝送するのは経済的ではない。

【0074】この為、図18に示す第九の実施の形態では複数の光ファイバを用意し、分配器154により複数の低速光ファイバ伝送路に分割して伝送する。更に前進基地局側では合成器155により複数の低速光ファイバ伝送路から送られた光信号を電気信号に変換した後合成器155で合成し、元の高速の規定のクロック速度の信号に変換する。

【0075】更に、別の形態として、FIFO（ファーストイン・ラストアウト）を用いて図19に示されるように、高速信号を低速に変換して処理する構成が出来る。図19の構成では、FIFO回路156により、高速の規定のクロック速度で一定期間A/D変換して得られるA/D変換器42の出力であるデジタルデータを低速（例えば、600Mbpsを1秒サンプルし、これを100分の1の6Mbpsで100秒間かけて伝送する）に変換して伝送する。

【0076】6Mbps程度のデジタル回線のコストは非常に安価であるので、この方法により安価な前進基地局システムを構築出来る。

【0077】図20は、かかる速度変換を用いた実施の形態の詳細即ち、図19に対応する詳細ブロック図である。更に図20に対応する各タイミングのタイムチャートが図21に示される。

【0078】アンドゲート74の出力であるクロック a

14

0のタイミングでA/D変換器42が動作し、この期間にFIFOメモリ156にデータが蓄積される。ついで、蓄積されたデータは、a20のタイミングで読出が行われ、期間a10中低速での読出しが行われる。

【0079】FIFOメモリ156のから読みだされるデータは、E/O変換器151により光信号に変換され、デジタル光ファイバ153を通して送られる。再びO/E変換器152により電気信号に変換されてFIFOメモリ157に書き込まれる。この時、a21のタイミングで読みこまれ、a11の期間で読み込みが完了する。

【0080】図20において、図21のタイムチャートからも理解出来るように、上記以外の動作は、図12及び図14と同様であるので説明は、省略する。

【0081】伝送線路を光ファイバとする場合は、地下に伝送線路を埋設する必要があるが、これを準ミリ波などのマイクロ波回線で伝送できれば、埋設する必要が無く、低コストでシステムが構築出来る。図22は、かかるシステムの実施の形態を示すブロック図である。

【0082】伝送線路をマイクロ波回線160、161とする他は、これまでに説明した実施の形態と同様である。更に、マイクロ波回線で伝送する場合、電力増幅器からのフィードバック信号を同様にアナログマイクロ回線で戻す方式は歪みの影響を受ける可能性がある。このために図22の形態では、下り方向をデジタルデータ伝送の為にデジタルマイクロ波回線161としている。

【0083】尚、無線回線では高速度デジタルデータを伝送するのは非常に高コストであり、実用的ではない。したがって、図22では更に、図11の第五の実施の形態で説明したと同様に、間欠動作タイミング回路170、171を設けることにより伝送速度を落とすことが可能であり、実用化が可能になる。

【0084】ここで、マルチキャリアの共通増幅器を考えると、全てのキャリアのベクトルが合致した場合の電力まで電力増幅器の飽和電力を設定する必要は無く、必要とされる歪み（D/U）の量に依存して飽和電力を削減できる事が報告されている。例えば、[RCS-90-4：移動通信用超低歪み多周波共通増幅器-自己調整型フィードフォワード増幅器（SAFF-A）野島、楢橋]

即ち、多周波合成されたレベルが、レーレー分布にほぼ等しく、ある一定のレベル以上の電力が瞬時値となる頻度は非常に少なく、入力信号がある一定のレベルで制限されていても良いことを意味している。

【0085】ここで、例として電力増幅器50をFETにより構成する場合、そのゲート電圧とゲート電流を検討する。図23は、横軸にゲート電圧（VgS）、縦軸にゲート電流（Igs）とする。図において、Iは、入力電力分布であるレーレー分布を示している。入力電力のレベル分布は、動作点OPを中心（対象軸）として深い方と浅い方に対称に分布する。

(9)

15

【0086】ブレイクダウン電圧1Pより深い電圧が印加された場合、急激にゲート電流が増大し、ゲート破壊を引き起こす原因となる。ゲート電流が急激に増大する直前にD/A変換器のMSB（最大電圧）2Pを設定すれば、電力増幅器50のFET素子に印加される電力は、必ずこれ以下であるので、デバイスを劣化させることが防げる。動作点OPを対称軸として2Pに対称の点2P'をとると、やはり2P'もブレイクダウン点1P'の直前になっていることはもちろんである。

【0087】更に、図24はD/A変換器の精度（ビット数）と歪み（D/U）の関係をシミュレートした結果である。出力バックオフ（Output Back Off:OBO）が小さいと、比較的小さなレベルで頭切れをおこす為、D/Uが悪い。この様な場合、D/A変換器の精度を増大してもD/Uが改善されないことが理解出来る。

【0088】逆に、OBOを大きく採っている場合、D/A変換器の精度を向上すればD/Uもこれに応じて改善されてゆく。この関係は、本発明者等により初めて定量的に把握された事実である。

【0089】以上の関係によれば必要以上に精度の高い、高価なA/D、D/A変換器を用いずに、必要とされるD/Uに対して最適のD/A、A/D変換器が存在することが本発明者等により明らかとされた。かかる関係に基づき、D/A変換器の精度（ビット数）の設計により、より効率的な装置が実現出来る。

【0090】一方、これまでの移動体通信用無線基地局では多くの搬送波を発生させるのに、一波につき一個の送信機を設置している。これに対し、グループ変調器を使用することにより、LSI数個によりこの部分を構成することが出来る。グループ変調器の出力はデジタル信号（たとえば、12ビットバス）であるので、この信号をD/A変換してアナログに変換してから大電力増幅器へ入力する。

【0091】これにより、グループ変調器を使用する場合も、アナログ的にリニアライザを入れる（例としてフィードフォワード）よりも、D/A変換器の直前、デジタルリニアライザを挿入する事により、変調部、キャリア合成部、電力増幅部、線型化回路の圧倒的な小型、軽量、低コスト化が可能になる。

【0092】図25は、かかる趣旨により構成される本発明の第十二の実施の形態を示すブロック図である。グループ変調器500の出力をデジタルデータバス501によりデジタル信号処理回路403に接続し、デジタル信号処理回路403により歪み補正値が加えられて、電力増幅器50に入力するように構成されている。

【0093】尚、グループ変調器500は、例えばトランスマルチプレクサとデジタル直交変調器で構成することが出来る。

【0094】一般的に電力増幅器50はOBO量を越えるレベルに対しては制限して動作させる為、スペクト

16

ラムの瞬時値は平均値より20～30dB程度劣化する。瞬時値はスペクトラムアナライザをピークホールドモードにすることにより測定することができる。

【0095】スペクトラムは通常平均して測定する為、瞬時値はあまり問題にはならないが、瞬時値を低減できれば、平均のD/Uを更に向上させることが出来る。

【0096】入力のレベルはデジタル処理部にて判定出来るので、D/A変換器の最大レベルを越えた時（D/A変換器のMSBが飽和電力になるように設定されているものと仮定する）、クリップされた波形を滑らかに整形する事によりスペクトラムの瞬時値もD/Uの改善効果を得ることが出来る。

【0097】図26は、かかる効果を得るための本発明の第十三の実施の形態のブロック図である。図25の形態に対し、グループ変調器500とデジタル信号処理回路403の間にクリップレベル検出回路602とスムージング回路601を有する。なお、ディレイ回路600は、スムージング回路601の動作をクリップレベル検出回路602の処理時間にタイミングを合わせるための回路である。

【0098】図27は、図26におけるディレイ回路600、スムージング回路601及びクリップレベル検出回路602の構成例を示すブロック図であり、スムージング回路601は、基本的にトランスバースアルフィルタを構成する。

【0099】また、図28は、クリップレベル検出を説明する図である。図28に示すように入力電圧振幅IがクリップレベルCLを越える時、レベル検出器602は、これを検出する。

【0100】一方、スムージング回路601は、n段のシフトレジスタ603、重み付けコントローラ604、シフトレジスタ603の各段に対し、重み付けコントローラ604からの重み係数 a_n 、 a_{n-1} 、 \dots 、 a_1 、 a_0 、 a_{-1} 、 \dots 、 a_{-n} を乗算する乗算器61n・610・61n、累算器605及び乗算器606を有する。

【0101】したがって、レベル検出器602により、入力電圧振幅IがクリップレベルCLを越えることを検出した時、重み付けコントローラ604から所定の重み係数を出力する。そして、シフトレジスタ603の各段の値と所定の重み係数とを乗算し、その出力を累算器605に入力して合成する。その結果図28の点線IIに示す波形に平滑化（スムージング）される。

【0102】更に、累算器605の出力は、乗算器606に入力され、係数bと乗算される。この係数bは、タップの中心レベル a_0 を図28（I）に示すように1/nとし、図28（II）に示す前後のタップのレベル a_1 、 a_{-1} ・ \dots ・ a_n 、 a_{-n} とレベルが一致させる。

【0103】上記図27に示す形態は、高速のデジタルトランスバースアルフィルタを必要とする。これに対し、

(10)

17

クリップ補正の他の構成として、図29の構成がある。即ち、サンプルレート変換部501、周波数多重部502、チャンネルフィルタ503及び直交変調器504で構成されるグループ変調器において、レベル検出器602によりグループ変調器の出力を常時モニタする。

【0104】そして、D/A変換器のMSBを越える振幅レベルになることが明確になる時点で、個々の搬送波の振幅を等量もしくは不等量に減少せしめる。この個々の搬送波の振幅を等量もしくは不等量に減少せしめる構成は、図27と同様の重みコントローラ604を用い、その出力をサンプルレート変換部501において、マッピング部512の出力と乗算器701～70nにより乗算する。

【0105】このように、ローloffフィルタ514の前段階において振幅の減少を行う。これにより、個々のキャリアのベースバンドローloffフィルタによる帯域制限が行われるため、低速にて処理が可能となる。また電圧のクリップも理想的に行われるためにピークホールドモードでの瞬時スペクトラムの劣化も完全に抑圧される。

【0106】更に、リニアライザ回路402のデジタル信号処理回路403には、図4の構成例に示す如く、RAMメモリ140に歪み補正データが格納されるが、この歪み補正データは最初の初期値は不定であり、運用開始直後の歪みは補償されない。

【0107】したがって、本発明の第十四の実施の形態として、図30に示す様に、データ格納用の不揮発性メモリ710を用意する。そして、あらかじめ工場出荷時に、試運転し、最終データを得、この最終データを不揮発性メモリ710に格納する。実運用時の直前にRAM等のメモリ140にこの値をインストールする。これにより非常に短い時間で収束させ、実運用を行うことが可能になる。

【0108】また、運用中に経時変化により歪みデータが変化することが考えられる。このような場合、制御部711により定期点検等で運用を停止する直前にRAM140のデータを不揮発性メモリ710に退避させることにより、次の運用時スムーズな動作が補償される。

【0109】入力信号がバースト状であるTDMA信号（1搬送波）である場合、バーストが開始される直前に短いプリアンブルバーストを発射し、これによりリニアライズデータを作成する。このプリアンブルデータとして、図31に示すように、0から最大値までとる単調増加関数か又は階段波により非常に短い時間にてデータを得ることが出来る。

【0110】図31（A）は、プリアンブル期間Iと主バースト期間IIの関係を表し、図31（B）は、プリアンブル期間Iの関数として、単調に増加し、減少する三角波関数の例を示す。また、図31（C）は、階段波関数とする場合の例を示している。

18

【0111】ところで、増幅器の歪み補償のためのリニアライズ動作は、前進基地局内で行った方が、戻り信号を伝送路で親基地局へ戻す必要が無い為に経済的である。図32は、本発明の第十五の実施の形態として示されるブロック図である。

【0112】即ち、アンテナ53の存在する側である前進基地局内に、デジタル信号処理回路403を置いて構成される。

【0113】また、図33に本発明の第十六の実施の形態として示されるように、上り信号を複数のスペースダイバシティにより複数のアナログ光ファイバ伝送路154にて基地局に伝送するように構成する。又、アナログ光伝送路に代え、アナログマイクロ波伝送路による上り回線伝送路を設置することも可能である。これにより超小型無線基地局（柱上設置型）の実現が可能になる。

【0114】更に、図34に示されるように、A/D変換器441の高精度、高速化が可能となれば、アナログ伝送路154をデジタル伝送路153に置き換えが可能になる。これにより、安価、高安定、高品質の伝送路を構築出来る。

【0115】

【発明の効果】以上実施の形態にしたがい説明したように、本発明はアップコンバータ、ダウンコンバータに、イメージリジクション型周波数変換器を使用し、不要側波帯を抑圧し易くする。更に、イメージリジクション型周波数変換器には90度位相器が必要であり、比帯域が大きいとパッシブ回路で作製するのが困難であるが、本発明は、デジタル信号回路によって容易に作成が可能とする。

【図面の簡単な説明】

【図1】本発明の位置付けを説明する図である。

【図2】本発明の前提を説明する図である。

【図3】本発明の第一の実施の形態を示すブロック図である。

【図4】リニアライザの構成例を示す図である。

【図5】ディジタル信号処理による90度位相器の構成例ブロック図である。

【図6】イメージ抑圧型アップコンバータを示す図である。

【図7】ダブルバランス型変調器の構成例である。

【図8】本発明の第二の実施の形態を示すブロック図である。

【図9】本発明の第三の実施の形態を示すブロック図である。

【図10】本発明の第四の実施の形態を示すブロック図である。

【図11】本発明の第五の実施の形態を示すブロック図である。

【図12】間欠動作の構成を説明する図である。

【図13】相関器の構成例を示す図である。

(11)

19

【図14】図12における各タイミングのタイムチャートである。

【図15】本発明の第六の実施の形態を示すブロック図である。

【図16】本発明の第七の実施の形態を示すブロック図である。

【図17】本発明の第八の実施の形態を示すブロック図である。

【図18】本発明の第九の実施の形態を示すブロック図である。

【図19】本発明の第十の実施の形態を示すブロック図である。

【図20】図19に対応する詳細ブロック図である。

【図21】図20の各タイミングのタイムチャートである。

【図22】本発明の第十一の実施の形態を示すブロック図である。

【図23】入力信号電力分布と半導体デバイスの電流特性を説明する図である。

【図24】D/Aの精度と増幅器の歪みの関係を示す図である。

【図25】本発明の第十二の実施の形態を示すブロック図である。

【図26】本発明の第十三の実施の形態を示すブロック図である。

【図27】クリップレベル検出回路及びブスージング回路の構成例を示す図である。

【図28】クリップレベル検出を説明する図である。

【図29】クリップ補正の他の構成例を説明する図である。

20

る。

【図30】本発明の第十四の実施の形態を示すブロック図である。

【図31】プリアンプル波形の例を説明する図である。

【図32】本発明の第十五の実施の形態を示すブロック図である。

【図33】本発明の第十六の実施の形態を示すブロック図である。

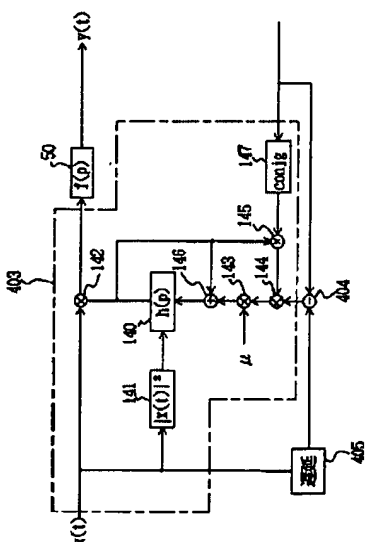
【図34】本発明の第十七の実施の形態を示すブロック図である。

【符号の説明】

- 0 公衆通信網
- 1 光終端装置
- 2 MUX/DMUX部
- 3 TDMA部
- 4 モデム部
- 402 リニアライザ回路
- 403 デジタル信号処理回路
- 404 比較回路
- 405 遅延回路
- 41、417、427 D/A変換器
- 42、44 A/D変換器
- 5 無線周波部
- 50 電力増幅器
- 52 分波器
- 416 アップコンバータ
- 418 90度位相器
- 426 ダウンコンバータ

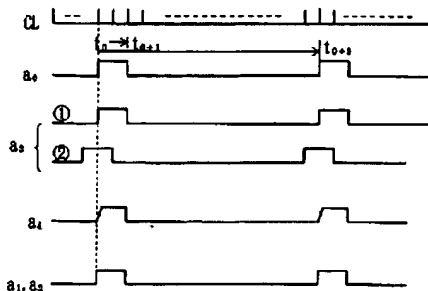
【図4】

リニアライザの構成例



【図14】

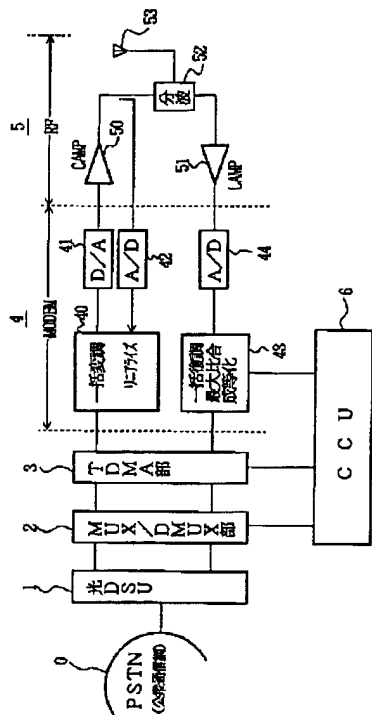
図12における各タイミングのタイムチャート



(12)

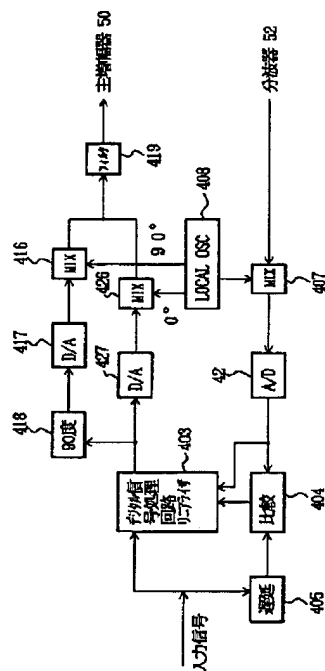
【图 1】

本発明の位置付けを説明する図



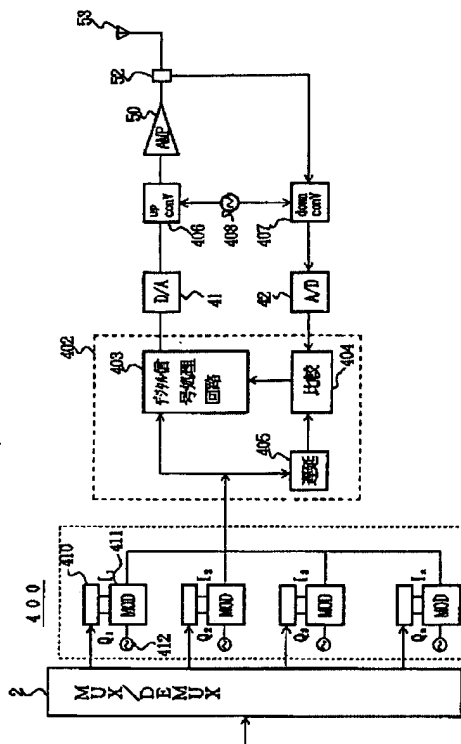
【図 3】

本発明の第一の実施の形態



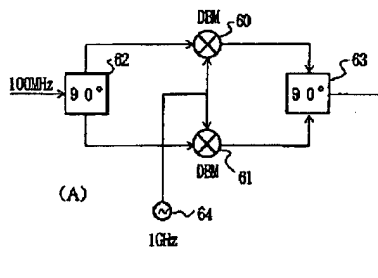
【图2】

本発明の前提を説明する図

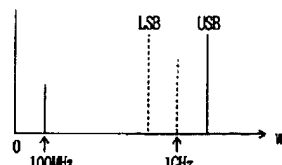


【图 6】

イメージ抑圧型アップコンバータ

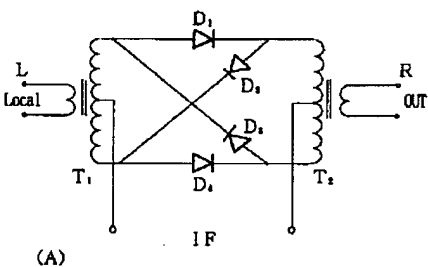


(B)

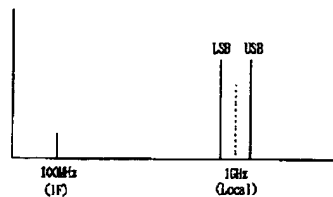


【図 7】

DBMの構成例



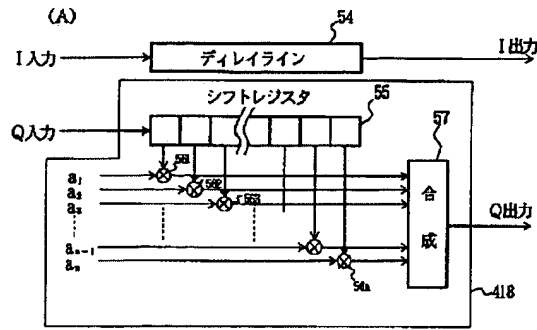
(B)



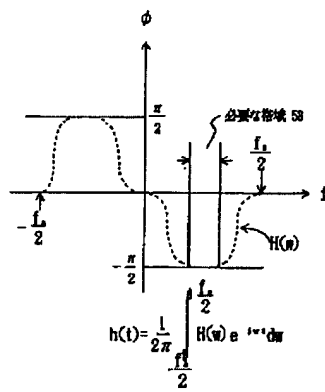
(13)

【図5】

デジタル信号処理による90度位相器の構成例

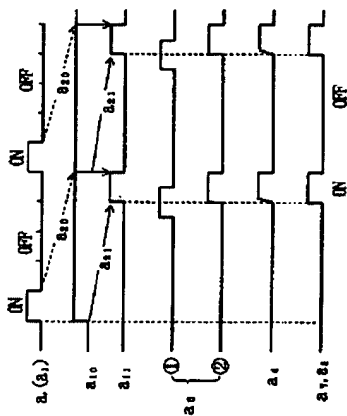


(B)



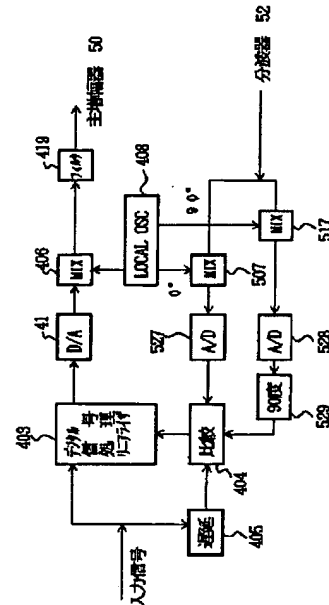
【図21】

図20の各タイミングのタイムチャート



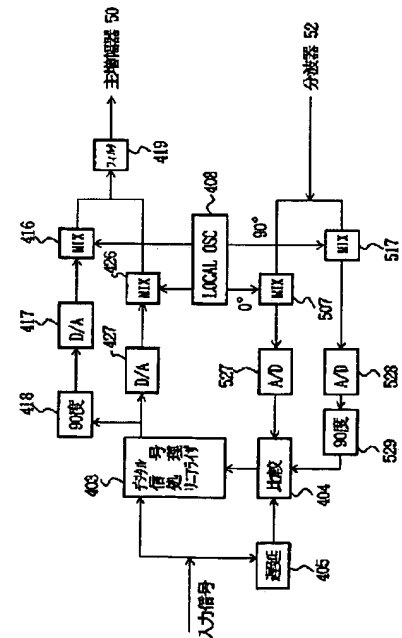
【図8】

本発明の第二の実施の形態



【図9】

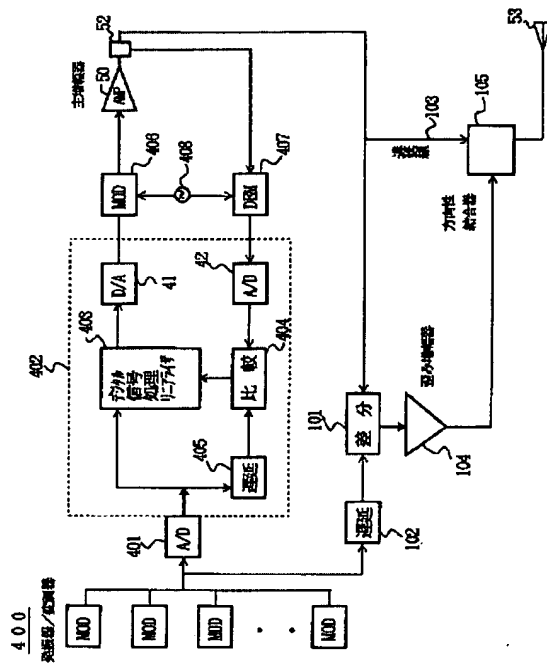
本発明の第三の実施の形態



(14)

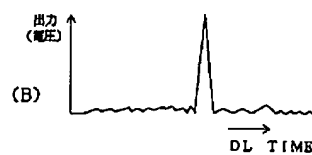
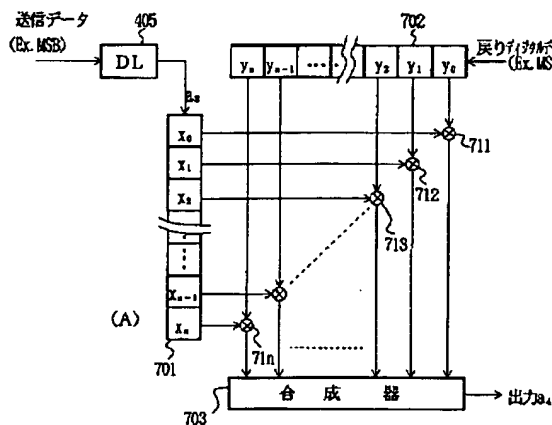
【図 10】

本発明の第四の実施の形態



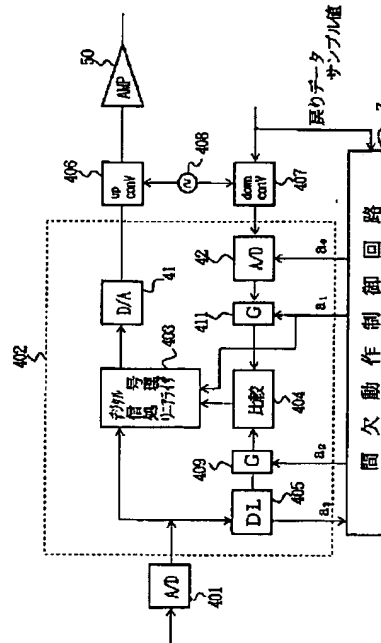
【図 13】

相關器構成例



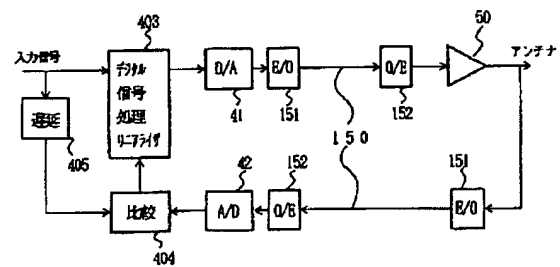
【図 1 1】

本発明の第五の実施の形態



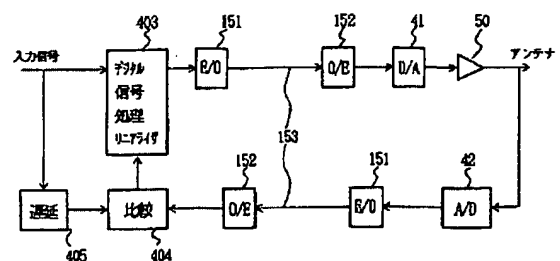
【図 15】

本発明の第六の実施の形態



【図 17】

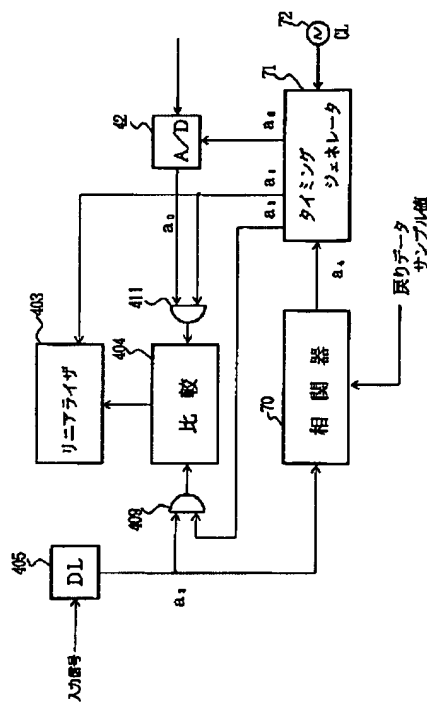
本発明の第八の実施の形態



(15)

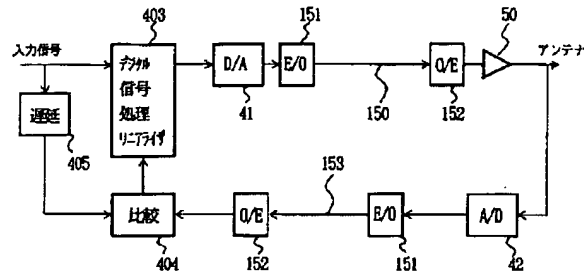
【図12】

間欠動作構成を説明する図



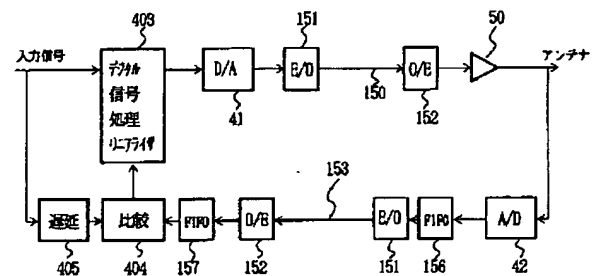
【図16】

本発明の第七の実施の形態



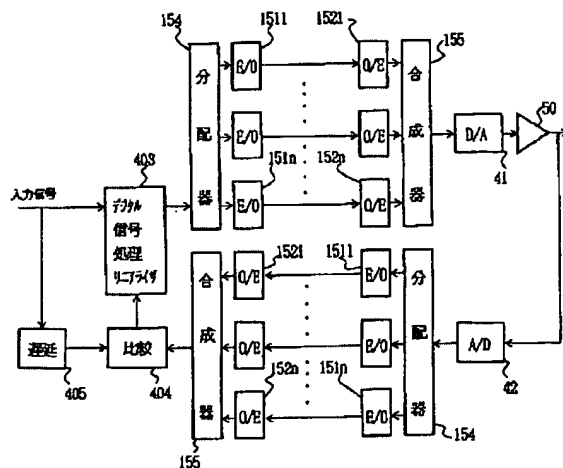
【図19】

本発明の第十の実施の形態



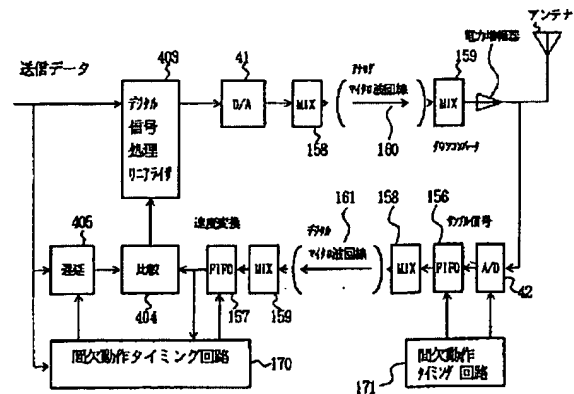
【図18】

本発明の第九の実施の形態



【図22】

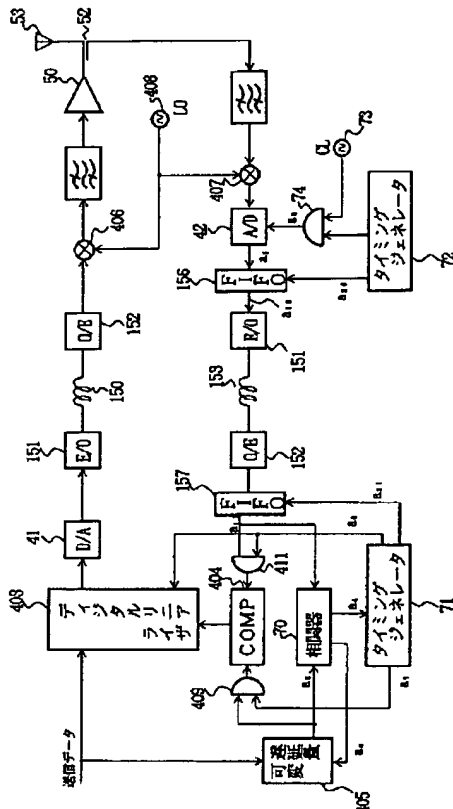
本発明の第十一の実施の形態



(16)

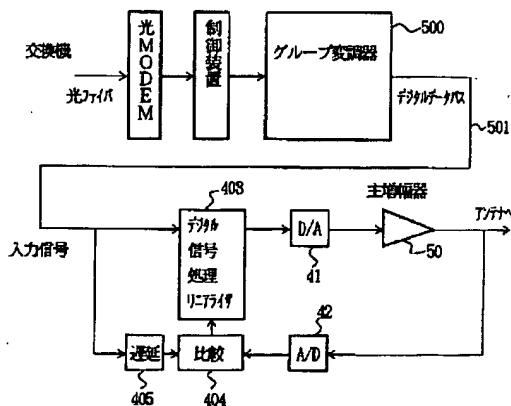
【図 20】

図 19 に対する詳細ブロック図



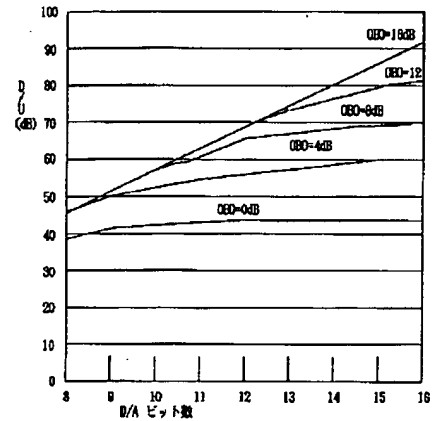
【図 25】

本発明の第十二の実施の形態



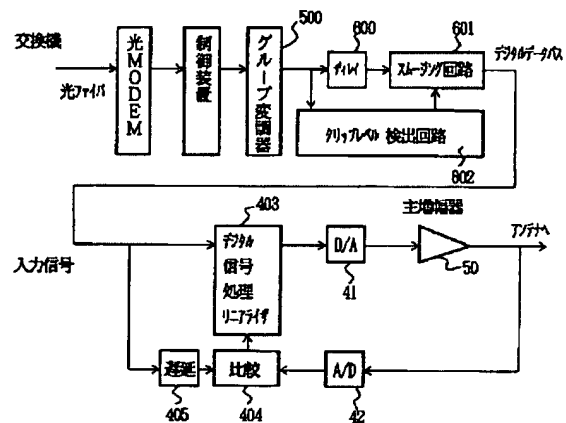
【図 24】

D/Aの精度（ビット数）と増幅器の歪み（D/U）の関係



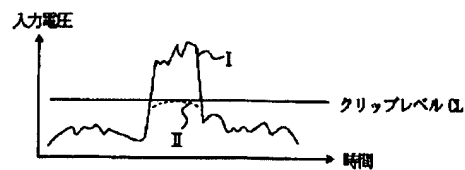
【図 26】

本発明の第十三の実施の形態



【図 28】

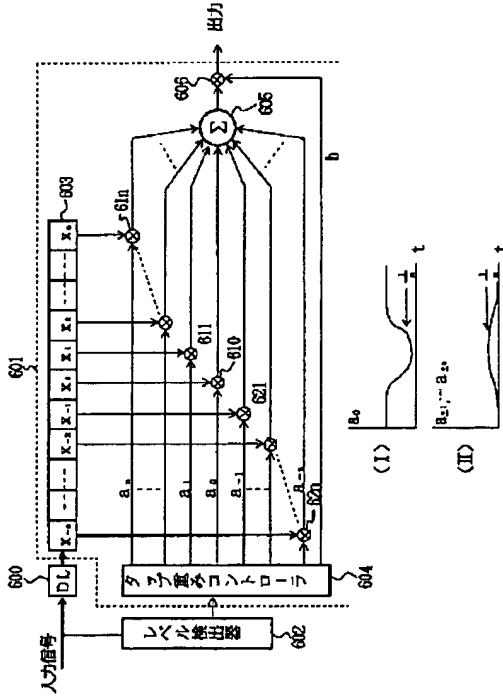
クリップレベル検出を説明する図



(17)

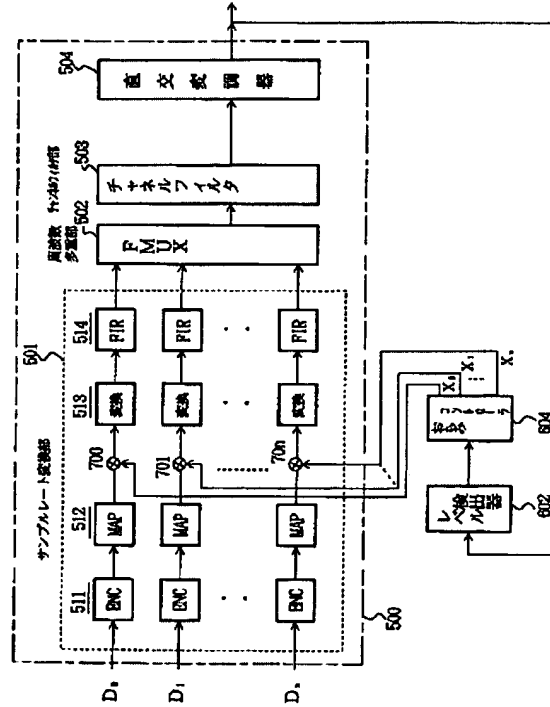
【図27】

クリップレベル検出回路及び
スムージング回路の構成例



【図29】

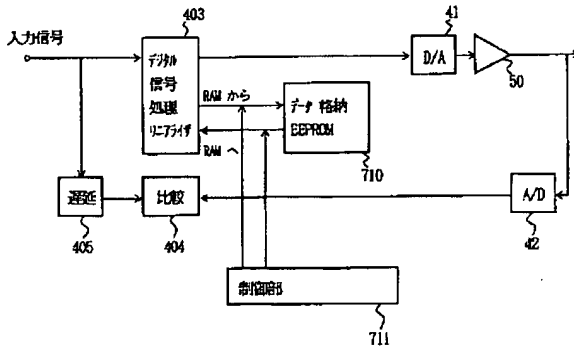
クリップ補正の他の構成例



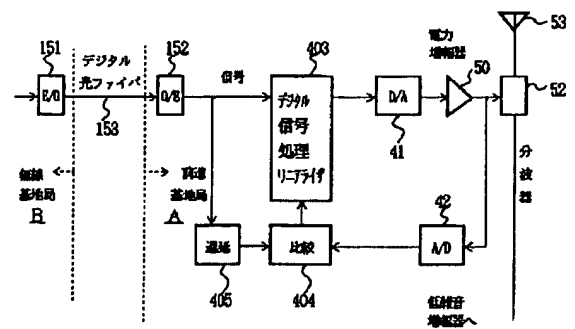
【図32】

【図30】

本発明の第十四の実施の形態



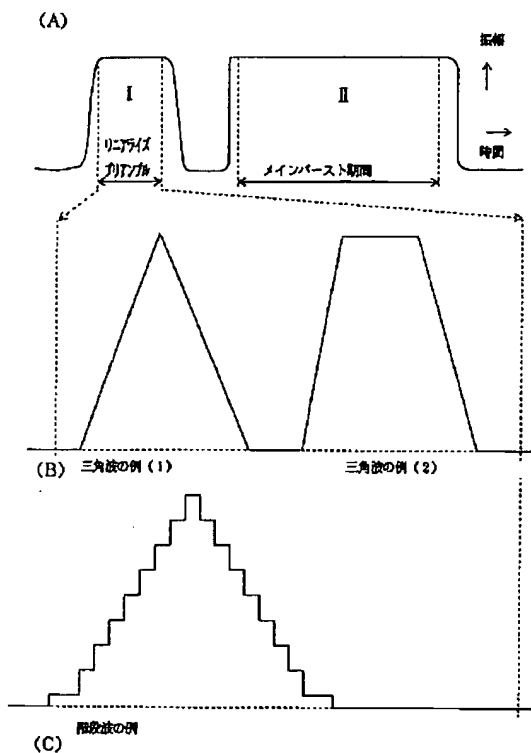
本発明の第十五の実施の形態



(18)

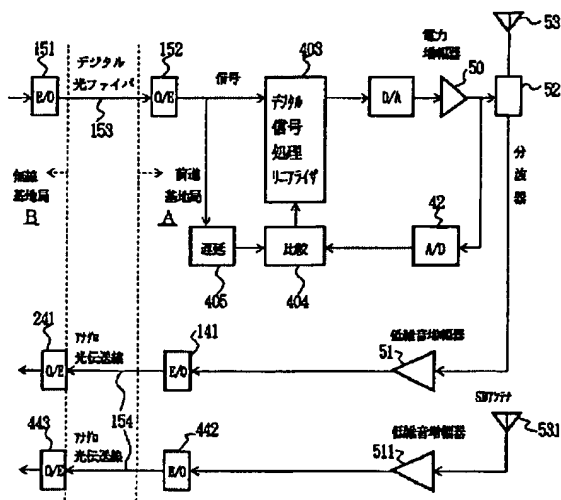
【図31】

プリアンプル波形例



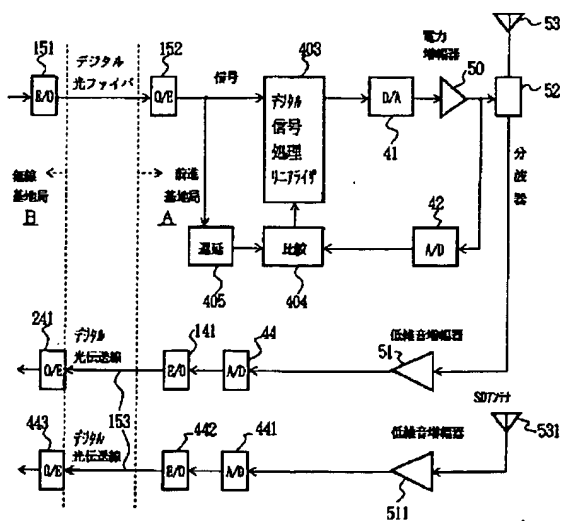
【図33】

本発明の第十六の実施の形態



【図34】

本発明の第十七の実施の形態



(19)

フロントページの続き

(51) Int. Cl.⁶

// H 0 3 M 1/00

識別記号

庁内整理番号

F I

技術表示箇所